(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2002 年10 月17 日 (17.10.2002)

PCT

(10) 国際公開番号
WO 02/082364 A1

(51) 国際特許分類[7]: G06K 17/00, 19/00

(21) 国際出願番号: PCT/JP01/11640

(22) 国際出願日: 2001 年12 月28 日 (28.12.2001)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2001-103535 2001 年4 月2 日 (02.04.2001) JP

(71) 出願人 (米国を除く全ての指定国について): 株式会社 日立製作所 (HITACHI, LTD.) [JP/JP]; 〒101-8010 東京都 千代田区 神田駿河台四丁目６番地 Tokyo (JP). 株式会社日立超エル・エス・アイ・システムズ (HITACHI ULSI SYSTEMS CO., LTD.) [JP/JP]; 〒187-8522 東京都 小平市 上水本町５丁目２２番１号 Tokyo (JP).

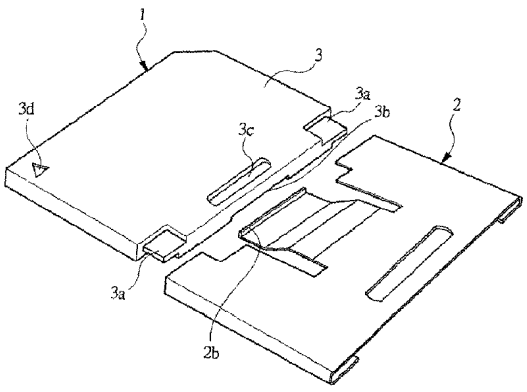
(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 和田 環 (WADA,Tamaki) [JP/JP]; 〒187-8522 東京都 小平市 上水本町５丁目２２番１号 株式会社日立超エル・エス・アイ・システムズ内 Tokyo (JP). 西沢 裕孝 (NISHIZAWA,Hirotaka) [JP/JP]; 〒187-8588 東京都 小平市 上水本町五丁目２０番１号 株式会社日立製作所 半導体グループ内 Tokyo (JP). 増田 正親 (MASUDA,Masachika) [JP/JP]; 〒187-8588 東京都 小平市 上水本町五丁目２０番１号 株式会社日立製作所 半導体グループ内 Tokyo (JP). 大沢 賢治 (OSAWA,Kenji) [JP/JP]; 〒187-8522 東京都 小平市 上水本町５丁目２２番１号 株式会社日立超エル・エス・アイ・シス

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE AND ITS MANUFACTURING METHOD

(54) 発明の名称: 半導体装置およびその製造方法



(57) Abstract: An adapter fitting portion (3a) having a projection in cross section is provided to a cap (3) of a small-sized memory card (1) and integrally fitted into a recess portion of an adapter (2) in a detachable way. The size compatibility of the memory card (1) with an existing memory card is achieved. The memory card (1) can be used also for an apparatus adapted to an existing memory card.

(57) 要約:

小サイズのメモリカード１のキャップ３に設けられた断面凸状のアダプタ装着部３ａに、アダプタ２側の凹部を嵌め合わせ、両者を着脱自在の状態で一体にすることで、既存のメモリカードに対して小サイズのメモリカード１の寸法上の互換性を保ち、小サイズのメモリカード１を既存のメモリカード対応機器にも使用可能とした。

WO 02/082364 A1

テムズ内 Tokyo (JP). 大迫 潤一郎 (OSAKO,Junichiro) [JP/JP]; 〒187-8588 東京都 小平市 上水本町五丁目２０番１号 株式会社日立製作所 半導体グループ内 Tokyo (JP). 畠山 敏 (HATAKEYAMA,Satoshi) [JP/JP]; 〒187-8588 東京都 小平市 上水本町五丁目２０番１号 株式会社日立製作所 半導体グループ内 Tokyo (JP). 石原 晴次 (ISHIHARA,Haruji) [JP/JP]; 〒187-8588 東京都 小平市 上水本町五丁目２０番１号 株式会社日立製作所 半導体グループ内 Tokyo (JP). 吉崎 和夫 (YOSHIZAKI,Kazuo) [JP/JP]; 〒187-8588 東京都 小平市 上水本町五丁目２０番１号 株式会社日立製作所 半導体グループ内 Tokyo (JP). 古沢 和則 (FURUSAWA,Kazunori) [JP/JP]; 〒187-8588 東京都 小平市 上水本町五丁目２０番１号 株式会社日立製作所 半導体グループ内 Tokyo (JP).

(74) 代理人: 筒井 大和 (TSUTSUI,Yamato); 〒160-0023 東京都 新宿区 西新宿８丁目１番１号 アゼリアビル３階 筒井国際特許事務所 Tokyo (JP).

(81) 指定国 (国内): CN, JP, KR, SG, US.

(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

添付公開書類:
— 国際調査報告書

２文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

半導体装置およびその製造方法

技術分野

本発明は、半導体装置およびその製造技術に関し、例えば半導体メモリカード（以下、単にメモリカードという）に適用して有効な技術に関するものである。

背景技術

マルチメディアカード（米サンディスク社）やＳＤカード（パナソニック、東芝、サンディスク）等のようなメモリカードは、その内部の半導体メモリチップに情報を記憶する記憶装置の１つである。このメモリカードでは、半導体メモリチップに形成された不揮発性メモリに対して情報を直接的、かつ、電気的にアクセスすることから、機械系の制御が無い分、他の記憶装置に比べて書込み、読出しの時間が速い上、記憶媒体の交換が可能である。また、形状が比較的小型で軽いことから、主に携帯型パーソナルコンピュータ、携帯電話またはデジタルカメラ等のような可搬性が要求される機器の補助記憶装置として使用されている。近年は、当該機器の小型化が進められており、それに伴ってメモリカードのさらなる小型化が要求されている。また、メモリカードは、新しい技術でもあり、その寸法上の規格が完全に統一されていない。

ところが、メモリカードのサイズを小さくする場合あるいは国によってサイズが異なる場合には、如何にして、既存のメモリカードとの寸法上の互換性を保ち、既存のメモリカード対応機器に対して使用できるようにするかが重要な課題となる。

本発明の目的は、半導体装置の汎用性を高めることのできる技術を提供することにある。

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

発明の開示

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

すなわち、本発明は、半導体チップを内蔵する樹脂製のケース本体の平面寸法を変換するための金属製の補助器具の凹部を嵌め合わせることで、前記ケース本体に前記補助器具を着脱自在の状態で装着することが可能な断面凸状の装着部を前記ケース本体に設けたものである。

また、本発明は、半導体チップが搭載された基板の部品搭載面を覆うように被せられた樹脂製のケース本体の平面積の半分またはそれ以下の面積の基板を有するものである。

また、本発明は、下型のキャビティ深さが、上型のキャビティ深さよりも大きなモールド金型を用いて、半導体チップが搭載された基板の部品搭載面を覆うためのケース本体を成型する工程を有するものである。

また、本発明は、ケース本体と、前記ケース本体の一面に形成された溝と、前記溝内に部品搭載面を向けた状態で取り付けられた基板と、前記部品搭載面に搭載された複数の半導体チップとを有し、前記溝および前記基板において前記ケース本体の長手方向に沿う長さは、前記ケース本体の長手方向の全長よりも短くなるように形成されており、前記基板および前記溝において、ケース本体中央側に位置する角部を面取りしたものである。

図面の簡単な説明

図１は本発明の一実施の形態である半導体装置および補助器具の斜視図である。

図２（ａ）は図１の半導体装置の表面側の外観を示す斜視図であり、（ｂ）はその半導体装置の裏面側の外観を示す斜視図である。

図３（ａ）は図１の半導体装置の表面側の平面図、（ｂ）は（ａ）の半導体装置の側面図、（ｃ）は（ａ）の半導体装置の背面図、（ｄ）は（ａ）の半導体装置の裏面側の平面図である。

図４（ａ）は図１の半導体装置の長手方向における補助器具装着部の要部拡大断面図、（ｂ）は図１の半導体装置の短方向における補助器具装着部の要部拡

大断面図である。

図５は図３（ａ）Ａ－Ａ線の断面図、（ｂ）は（ａ）の要部拡大断面図である。

図６は図１の半導体装置のベース基板の平面図である。

図７（ａ）は図１の補助基部の表面側の平面図、（ｂ）は（ａ）の補助器具の側面図、（ｃ）は（ａ）の補助器具の背面図、（ｄ）は（ａ）の補助器具の裏面側の平面図、（ｅ）は（ａ）の補助器具の爪部および支持部の要部拡大断面図である。

図８（ａ）は図１の半導体装置および補助器具の表面の平面図、（ｂ）は（ａ）の側面図、（ｃ）は（ａ）の裏面の平面図である。

図９（ａ）は既存のフルサイズの半導体装置の表面の平面図、（ｂ）は（ａ）の側面図、（ｃ）は（ａ）の裏面の平面図である。

図１０（ａ）は、図８の状態の半導体装置の補助器具爪装着部と、補助器具の爪部との接合部の要部拡大断面図、（ｂ）は図８の状態の半導体装置の補助器具装着部と、補助器具の凹部との接合部の要部拡大断面図である。

図１１は図１の半導体装置の一部材を成形するための金型の断面図である。

図１２（ａ）～（ｃ）は図１１の要部拡大断面図である。

図１３（ａ）は半導体装置の全体平面図、（ｂ）は（ａ）の半導体装置の基板をフルサイズの半導体装置に組み込んで使用した場合の全体平面図である。

図１４は本発明の他の実施の形態である半導体装置および補助器具の斜視図である。

図１５（ａ），（ｂ）は、図１４の半導体装置の表面側および裏面側の外観を示す斜視図である。

図１６（ａ）は図１４の半導体装置の表面側の平面図、（ｂ）は（ａ）の半導体装置の側面図、（ｃ）は（ａ）の半導体装置の背面図、（ｄ）は（ａ）の半導体装置の裏面側の平面図、

図１７（ａ）は図１４の半導体装置および補助器具の表面の平面図、（ｂ）は（ａ）の側面図、（ｃ）は（ａ）の裏面の平面図である。

図１８は本発明のさらに他の実施の形態である半導体装置の裏面側の平面

図である。

図１９は、本発明者が検討した半導体装置のベース基板の表面の平面図である。

図２０は、図１９のベース基板の裏面の平面図である。

図２１は、本発明者が検討したフルサイズの半導体装置用のキャップの表面の平面図である。

図２２は、図２１のキャップにおける裏面の平面図である。

図２３は、図１９および図２０に示したベース基板を、図２１および図２２のキャップの溝に取り付けた後のフルサイズの半導体装置の裏面の平面図である。

図２４は、本発明の一実施の形態における半導体装置を構成するベース基板の表面の平面図である。

図２５は、図２４のベース基板における裏面の平面図である。

図２６は、図２４および図２５に示したベース基板を搭載するフルサイズの半導体装置用のキャップにおける表面の平面図である。

図２７は、図２６のキャップにおける裏面の平面図である。

図２８は、図２４および図２５に示したベース基板を、図２６および図２７のキャップに取り付けた後のフルサイズの半導体装置における裏面の平面図である。

図２９は、図２８のＡ１－Ａ１線の断面図である。

図３０は、図２３に示した半導体装置の曲げ強度試験の結果の説明図である。

図３１は、図２３に示した半導体装置の曲げ強度試験の結果の説明図である。

図３２は、図２３に示した半導体装置の曲げ強度試験の結果の説明図である。

図３３は、本発明の一実施の形態である半導体装置の曲げ強度試験の結果の説明図である。

図３４は、本発明の一実施の形態である半導体装置の曲げ強度試験の結果の説明図である。

図３５は、本発明の一実施の形態である半導体装置の曲げ強度試験の結果の説明図である。

図３６は、本発明の一実施の形態である半導体装置のキャップにおける裏面の平面図である。

図３７は、本発明の一実施の形態である半導体装置の要部拡大断面図である。

図３８は、図２６～図２９等に示した半導体装置のキャップを成形する金型の一例の断面図である。

図３９は、本発明の一実施の形態である半導体装置のチップの配置例を示すベース基板の表面の平面図である。

図４０は、本発明の一実施の形態である半導体装置のチップの配置例を示すベース基板の表面の平面図である。

図４１は、本発明の一実施の形態である半導体装置の組立工程のフロー図である。

図４２は、図４１の半導体装置の組立工程中におけるベース基板の表面の平面図である。

図４３は、図４２に続く半導体装置の組立工程中におけるベース基板の表面の平面図である。

図４４は、図４３に続く半導体装置の組立工程中におけるベース基板の表面の平面図である。

図４５は、図４４に続く半導体装置の組立工程中におけるベース基板の表面の平面図である。

図４６は、図４５に続く半導体装置の組立工程中におけるベース基板の表面の平面図である。

図４７は、本発明の他の実施の形態であるフルサイズの半導体装置における裏面の平面図である。

図４８は、図４７の領域Ｚ１の拡大平面図である。

図４９は、本発明の他の実施の形態であるフルサイズの半導体装置における裏面の平面図である。

図５０は、図４９の領域Ｚ２の拡大平面図である。

図５１は、本発明の他の実施の形態であるフルサイズの半導体装置における裏面の平面図である。

図５２は、本発明の他の実施の形態であるハーフサイズの半導体装置の表面における平面図である。

図５３は、図５２の半導体装置の裏面における平面図である。

図５４は、本発明の他の実施の形態であるハーフサイズの半導体装置の裏面における平面図である。

図５５は、本発明のさらに他の実施の形態であるハーフサイズの半導体装置の裏面における平面図である。

図５６は、本発明の他の実施の形態であるフルサイズの半導体装置の断面図である。

図５７は、図５６の要部拡大断面図である。

発明を実施するための最良の形態

以下の実施の形態においては便宜上その必要があるときは、複数のセクションまたは実施の形態に分割して説明するが、特に明示した場合を除き、それらはお互いに無関係なものではなく、一方は他方の一部または全部の変形例、詳細、補足説明等の関係にある。

また、以下の実施の形態において、要素の数等（個数、数値、量、範囲等を含む）に言及する場合、特に明示した場合および原理的に明らかに特定の数に限定される場合等を除き、その特定の数に限定されるものではなく、特定の数以上でも以下でも良い。

さらに、以下の実施の形態において、その構成要素（要素ステップ等も含む）は、特に明示した場合および原理的に明らかに必須であると考えられる場合等を除き、必ずしも必須のものではないことは言うまでもない。

同様に、以下の実施の形態において、構成要素等の形状、位置関係等に言及するときは、特に明示した場合および原理的に明らかにそうでないと考えられる場合等を除き、実質的にその形状等に近似または類似するもの等を含むものとする。このことは、上記数値および範囲についても同様である。

また、本実施の形態を説明するための全図において同一機能を有するものは同一の符号を付し、その繰り返しの説明は省略する。

また、本実施の形態で用いる図面においては、平面図であっても図面を見易くするためにハッチングを付す場合もある。

以下、本発明の実施の形態を図面に基づいて詳細に説明する。

（実施の形態１）

図１は、本発明の一実施の形態である半導体装置および補助器具の斜視図、図２（ａ），（ｂ）は、図１の半導体装置の表面側および裏面側の外観を示す斜視図、図３（ａ）は図１の半導体装置の表面側の平面図、図３（ｂ）は（ａ）の半導体装置の側面図、図３（ｃ）は（ａ）の半導体装置の背面図、図３（ｄ）は（ａ）の半導体装置の裏面側の平面図、図４（ａ）は図１の半導体装置の長手方向における補助器具装着部の要部拡大断面図、図４（ｂ）は図１の半導体装置の短方向における補助器具装着部の要部拡大断面図、図５（ａ）は図３（ａ）の半導体装置の短方向（Ａ－Ａ線）の断面図、図５（ｂ）は図５（ａ）の要部拡大断面図、図６はこの半導体装置のベース基板の平面図を示している。

本実施の形態の半導体装置は、例えば情報機器または通信機器等のような電子装置の補助記憶装置として使用可能なメモリカード１である。このメモリカード１は、例えば平面矩形状の小さな薄板からなり、その外形寸法は、例えば長辺が２４ｍｍ程度、短辺が１８ｍｍ程度、厚さが１．４ｍｍ程度である。このままの外形寸法であれば、例えば携帯電話やデジタル・カメラ等のような小型の電子装置に使用可能であるが、金属製のアダプタ（補助器具）２を装着することにより、携帯型パーソナルコンピュータ等のような相対的に大型の電子装置にも使用可能な構造になっている。なお、上記大型の電子装置にそのまま使用可能なメモリカードをフルサイズのメモリカードといい、上記小型の電子装置に使用可能な本実施の形態のメモリカード１をハーフサイズのメモリカードともいう。

このメモリカード１の外形を形成するキャップ（ケース本体）３は、例えば軽量化、加工容易性および柔軟性を図る観点からＡＢＳ樹脂やＰＰＥ（Poly Phenylen Ether；ポリフェニレンエーテル）等のような絶縁性を有する樹脂から

なり、ベース基板４において半導体チップ（以下、単にチップという）５ａ，５ａ，５ｂが実装された部品搭載面側を覆うように被せられている。キャップ３において、メモリカード１の背面側の両角部の２箇所には、断面凸状のアダプタ装着部３ａが形成されている。このアダプタ装着部３ａは、アダプタ２の凹部２ａが嵌め合わされる箇所であり、キャップ３の表面、側面および裏面を、キャップ３におけるアダプタ装着部３ａ以外の部分の表面、側面および裏面よりも、アダプタ２の板厚分だけ窪ませることによって形成されている。すなわち、アダプタ装着部３ａは、その厚さがメモリカード１の厚さよりも若干薄くなるように形成されている。

本実施の形態においては、メモリカード１のキャップ３に形成されたアダプタ装着部３ａを断面凸状としたことにより、アダプタ装着部３ａを凹状とした場合に比べて、アダプタ装着部３ａの機械的な強度を２倍またはそれ以上に向上させることが可能となっている。

アダプタ装着部３ａを断面凹状とした場合には、凸部をメモリカード１の厚さ方向に２個設けなければならない。しかし、メモリカード１の厚さには上限があることから、その各々の凸部の厚さをあまり確保することができない。キャップ３は、軽量化、加工容易性および柔軟性等を図る観点から樹脂で構成されているので、アダプタ装着部を構成する凹部の各々の凸部の厚さがあまりに薄いと機械的強度を保てない。一方、その凹部の各々の凸部をあまりに厚くしてしまうと凹部自体の形成が困難となってしまう。これに対して、本実施の形態のようにアダプタ装着部３ａを断面凸状とした場合には、アダプタ装着部３をメモリカード１の厚さ方向に１個設ければ良い。すなわち、アダプタ装着部３を凹部で形成した場合の各々の凸部を一箇所に纏め、相対的に厚い凸部を形成することができる。ここでは、断面凸状のアダプタ装着部３ａの厚さの半分（ｄ１／２）を、窪み厚さｄ２と同等まで厚くすることができる。すなわち、Ｍａｘ（ｄ１／２）＝ｄ２とすることができる（図３（ａ）～（ｃ）、図４（ａ）参照）。したがって、アダプタ装着部３ａを比較的厚くすることができるので、樹脂製のキャップ３の一部で構成されるアダプタ装着部３ａであっても機械的な強度を確保することができる。また、アダプタ装着部３ａは、断面凸状であることから形成も容易であ

る。また、アダプタ２をキャップ３と同一の樹脂で形成した場合を考慮すると、ｄ１＝ｄ２の同程度強度を確保して、ｄ１＝ｄ／３まで薄くできる。

また、本実施の形態においては、アダプタ装着部３ａをメモリカード１の背面側の両角部の２箇所に設けたことにより、メモリカード１の背面側の長手方向両端部にアダプタ２がしっかりと嵌め合わされるので、アダプタ２をメモリカード１に装着した際の安定性を向上させることができる。

また、本実施の形態においては、キャップ３において、上記両角部のアダプタ装着部３ａ，３ａに挟まれた箇所、すなわち、メモリカード１の背面側の長手方向中央は、メモリカード１の厚さとほぼ同等に形成され、アダプタ装着部３ａよりも厚くなっている。これにより、メモリカード１の背面側をメモリカード１の長手方向に沿って全て薄くしてしまった場合に比べて、キャップ３とアダプタ２との接合箇所における機械的強度を向上させることができる。

また、本実施の形態においては、アダプタ装着部３ａを断面凸状としたことにより、アダプタ装着部３ａの長さ（メモリカード１の短方向の長さ）Ｌ１、すなわち、アダプタ２の凹部２ａをアダプタ装着部３ａに嵌合させる方向の長さであって、その凹部２ａがアダプタ装着部３ａに平面的に重なる長さを充分に確保することができる。アダプタ装着部３ａを断面凹状とした場合には、上記したように、その凹部の各々の凸部をの強度を確保することを考慮すると、上記長さＬ１をあまり長くすることができない。これに対して、本実施の形態では、アダプタ装着部３ａの厚さを確保でき、アダプタ装着部３ａの機械的強度を確保できるのでるので、上記長さＬ１をある程度長くすることができる。ここでは、長さＬ１は、アダプタ装着部２ａの厚さｄ１よりも大きくなっている。すなわち、Ｌ１＞ｄ１とすることができる。このように、アダプタ装着部３の長さＬ１を長くすることにより、メモリカード１のアダプタ装着部３ａがアダプタ２の凹部２ａでしっかりと抑えることができるので、メモリカード１とアダプタ２との結合部における剛性を確保できる。したがって、しなり等に起因してメモリカード１とアダプタ２との結合部が折れてしまうといった不具合を低減または防止することができる。

また、本実施の形態においては、メモリカード１の表面と裏面とでアダプタ装

着部３ａの状態が非対称となっている。具体的には、アダプタ装着部３ａの幅（メモリカード１の長手方向の長さ）Ｗ１，Ｗ２が非対称となっており、その各々の幅Ｗ１，Ｗ２の寸法が異なっている（図３参照）。ここでは、例えば表面側の幅Ｗ１の方が、裏面側の幅Ｗ２よりも広く形成されている。これは、アダプタ２の装着方向を間違えないようにするためである。すなわち、アダプタ装着部３ａの幅Ｗ１，Ｗ２の寸法が異なっているので、アダプタ２の装着方向を間違えるとアダプタ２を装着できないようになっている。これにより、アダプタ２の装着間違えに起因してメモリカード１に損傷または破壊が生じるのを防止できる。また、アダプタ２の装着方向の正誤について特に注意しないで済むので、アダプタ２をメモリカード１に気楽に取り付けることができるとともに、カード装着機器への安定した取り扱いが可能となる。

また、本実施の形態においては、メモリカード１の裏面の背面側近傍において、メモリカード１の長手方向中央には、アダプタ爪装着部３ｂが形成されている。このアダプタ爪装着部３ｂは、アダプタ２の爪部２ｂを引っ掛ける箇所であり、窪み部３ｂ１と溝部３ｂ２とを有している。窪み部３ｂ１は、メモリカード１の背面から溝部３ｂ２に渡ってキャップ３の裏面がアダプタ２の板厚分だけ窪むことで形成されている。また、溝部３ｂ２は、窪み部２ｂ１よりもさらに深い窪みで形成されている。この溝部３ｂ２内に、アダプタ２の爪部２ｂが入り込むことにより、メモリカード１とアダプタ２とがしっかりと結合固定されるようになっている。

また、メモリカード１の表面の背面側近傍において、メモリカード１の長手方向中央には、カード取り出し溝３ｃが形成されている。このカード取り出し溝３ｃは、メモリカード１を上記電子装置から取り出す際に、それを補助するものである。すなわち、そのカード取り出し溝３ｃに指を当てた状態で、指をキャップ２の表面に平行に引っ張ることにより、メモリカード１を上記電子装置から引き出すことが可能になっている。上記メモリカード１の裏面の溝部２ｂ２の深さｄ２は、メモリカード１の表面のカード取り出し溝２ｃの深さｄ３よりも深く形成されている（図５（ｂ）参照）。

なお、メモリカード１の前面側の角は、メモリカード１の装着方向を認識し易

くする等の観点から切り欠かれている。また、メモリカード１のキャップ３の表面においてメモリカード１の前面近傍側には、メモリカード１を上記電子装置に装着する際の挿入方向を示す平面三角形状のマーク３ｄが形成されている。

上記メモリカード１のベース基板４上に実装された２枚のチップ５ａ，５ａは、同一の外形寸法を有し、同一記憶容量のフラッシュメモリ（ＥＥＰＲＯＭ）が形成されている。これらチップ５ａ，５ａは、一方の上部に他方を重ね合わせた状態でベース基板４上に実装されている。下層のチップ５ａは、ベース基板４の上面に接着剤等で接合されており、上層のチップ５ａは、下層のチップ５ａの上面に接着剤等で接合されている。一方、コントローラ用のチップ５ｂは、メモリ用のチップ５ａの近傍のベース基板４上に実装されており、同じく接着剤等によってベース基板４の上面に接合されている。これら３枚のチップ５ａ，５ａ，５ｂは、いずれもその主面（素子形成面）を上に向けた状態でベース基板４に実装されている。

フラッシュメモリ（ＥＥＰＲＯＭ）が形成された２枚のチップ５ａ，５ａのそれぞれの主面には、その一辺に沿って複数のボンディングパッドが一列に形成されている。すなわち、メモリ用のチップ５ａは、素子形成面の周辺部にボンディングパッドを形成し、かつ、これらのボンディングパッドの一辺に沿って一列に配置する片辺パッド方式を採用している。一方、コントローラ用のチップ５ｂの主面には、例えば対向する２つの長辺に沿って複数のボンディングパッドが一列ずつ形成されている。

２枚のチップ５ａ，５ａは、互いに同一方向を向いた状態で重ね合わされており、一方のチップ５ａのボンディングパッドと他方のチップ５ａのボンディングパッドとが近接して配置されている。また、上層のチップ５ａは、その一部が下層のチップ５ａの一辺に平行な方向（Ｘ方向）およびこれと直交する方向（Ｙ方向）にずれた状態で配置されている。

上記チップ５ａ，５ｂの近傍のベース基板４上には、複数の電極が形成されており、それぞれのチップ５ａ，５ａ，５ｂのボンディングパッドと対応する電極とが金（Ａｕ）等からなるのボンディングワイヤ６を介して電気的に接続されている。チップ５ａのボンディングパッドには、上記電極および電極に電気的に接

続されたベース基板４の配線を介して、ベース基板４の一主面の一端に形成された接続端子７および他端に形成されたテストパッド８に電気的に接続されている。接続端子７は、このメモリカード１を上記電子機器に装着する際の接続端子として使用され、ベース基板４の下面の外部接続端子９にスルーホール１０を介して電気的に接続されている。また、テストパッド８は、このメモリカード１の組立工程等において、電気的特性を測定するために使用される。このようなチップ５ａ，５ｂ、ボンディングワイヤ６およびベース基板４の部品搭載面の大半（接続端子７およびテストパッド８およびその配置領域の周辺を除く）は、例えばエポキシ系の樹脂等からなる封止樹脂１１によって被覆されている。

次に、上記アダプタ２について説明する。図７（ａ）はアダプタ２の表面側の平面図、（ｂ）は（ａ）のアダプタ２の側面図、（ｃ）は（ａ）のアダプタ２の前面図、（ｄ）は（ａ）のアダプタ２の裏面側の平面図、（ｅ）は（ａ）のアダプタ２の爪部２ｂおよび支持部２ｃの要部拡大断面図を示している。

アダプタ２は、樹脂材料でも形成可能であるが、さらに剛性の高い、例えばステンレス、チタン（Ｔｉ）、鉄（Ｆｅ）または鉄を含む合金等のような金属板によって構成されている。アダプタ２の材料としてステンレスを選択した場合は耐腐食性が高いので、その表面にメッキ等のような表面処理を施す必要がない。したがって、形成が容易である。また、コストを低減できる。一方、アダプタ２の材料として鉄等を選択した場合には、その表面にメッキ処理を施すことにより、耐腐食性を向上させることができる。

また、アダプタ２の凹部２ａは、アダプタ２の長手方向の両端が断面略Ｕ字状となるように折り曲げられことで形成されている。このため、アダプタ２は、その厚さ方向にある程度の空いた領域を有している。アダプタ２を中空状に形成することもできる。

このように、本実施の形態において、アダプタ２は、１枚の金属板を折り曲げたり、その金属板に溝２ｄや孔２ｅを形成したりすることで形成されている。すなわち、精密加工が必要な金属の切削技術等を用いない。また、部品点数が少ない。したがって、アダプタ２のコストを低減することができる。

アダプタ２には、その前面からアダプタの短方向（図７（ａ），（ｄ）の上下

方向）に沿ってその短方向の途中平面位置まで平行に延びる２本の上記溝２ｄが帯状に形成されている。この２本の溝２ｄに平面的に挟まれた部分（アダプタ２の長手方向中央）に、上記支持部２ｃが形成されている。支持部２ｃの始端は、アダプタ２と一体的になって接合されている。支持部２ｃの他端には、上記爪部２ａが一体になって形成されている。支持部２ｃは、板ばね（弾性体）としての機能を有しており、平面的には矩形状に形成され、また、断面的にはアダプタ２の表面から裏面に向かって次第に折れ曲がるように、すなわち、撓みを持たせた状態で成形されている。このように、支持部２ｃに撓みを持たせることにより弾性力の向上と、弾性体としての耐久性の向上とを図っている。このように、支持部２ｃは、その長さが、適度な弾性を持たせるための長さに設計されていることが好ましい。

また、アダプタ２の背面側近傍には、孔２ｅが開口されている。上記メモリカード１にアダプタ２を装着した状態で、これを電子装置に装着した後、そのメモリカード１を電子装置から取り出す際に、その取り出しが上手くいかない時などは、この孔２ｅに爪あるいは工具を引っ掛けてメモリカード１を取り出すと良い。孔２ｅは、孔の代わりに溝等のしぼり形状でも可能である。

図８は、上記メモリカード１に、上記アダプタ２を装着した状態を示している。図８（ａ）はそのメモリカード１およびアダプタ２の表面の平面図、（ｂ）は（ａ）の側面図、（ｃ）は（ａ）の裏面の平面図をそれぞれ示している。また、図９は、比較のために、上記フルサイズのメモリカード５０を示している。図９（ａ）はメモリカード５０の表面の平面図、（ｂ）はその側面図、（ｃ）はその裏面の平面図をそれぞれ示している。さらに、図１０（ａ）は、メモリカード１のアダプタ爪装着部３ｂと、アダプタ２の爪部２ｂとの接合部の断面図を示し、（ｂ）はメモリカード１のアダプタ装着部３ａと、アダプタ２の凹部２ａとの接合部の断面図を示している。

アダプタ２は、その凹部２ａ内にメモリカード１のアダプタ装着部３ａが嵌合され、かつ、アダプタ２の支持部２ｃの先端の爪部２ｂがメモリカード１のアダプタ爪装着部３ｂの溝部３ｂ２内に嵌合された状態で、メモリカード１に装着されている。特に、アダプタ２の支持部２ｃは、メモリカード１の表面側から裏面

側に入り込むような状態で、メモリカード１に装着されている。メモリカード１にアダプタ２を装着することにより、フルサイズのメモリカード５０と同等の寸法（例えば３２ｍｍ×２４ｍｍ×１．４ｍｍ）にすることができる。したがって、上記小型電子装置に使用可能なハーフサイズのメモリカード１を、フルサイズのメモリカード５０用の上記大型の電子装置に使用することができる。すなわち、ハーフサイズのメモリカード１の汎用性を高めることが可能となっている。

アダプタ２の爪部２ｂは、図１０（ａ）の上方向、すなわち、キャップ３に対向する方向に弾性力を持った状態で、メモリカード１のアダプタ爪装着部３ａの溝部３ｂ２内にしっかりと嵌り込んでいる。これにより、メモリカーと１とアダプタ２とを確実に結合することが可能となっている。また、アダプタ２の凹部２ａには、メモリカード１のアダプタ装着部３ａが嵌り込んでいる。これにより、メモリカード１とアダプタ２とを安定性良く結合することが可能となっている。

メモリカード１からアダプタ２を取り外す際には、アダプタ２の支持部２ｃを、アダプタ２の表面側から裏面の方向に押し下げ、支持部２ｃの先端の爪部２ｂをメモリカード１のアダプタ爪装着部３ｂから外せば良い。したがって、片手でも簡単にアダプタ２を取り外すことができ、その取り外し作業を極めて容易に行うことができる。このため、この装着時にメモリカード１の表面から観察される支持部２ｃの長さは、人の指が入る程度が好ましい。なお、支持部２ｃは、上記のように弾性を有しているので、アダプタ２の取り外し後は元の形状に戻るようになっている。

次に、上記メモリカード１のキャップ３の形成する際に用いる金型の一例を説明する。図１１は、その金型１５の断面図であって、図５と同じ箇所の断面図を示している。また、図１２は、図１１の要部拡大断面図であって、（ａ）はキャップ３の背面側における図５（ｂ）と同じ箇所の断面図、（ｂ）はキャップ３の背面側におけるアダプタ装着部３ａに対応する箇所の断面図、（ｃ）はキャップ３の前面側における図５と同じ箇所の断面図を示している。

下型１５ａと上型１５ｂとが重なった部分に、キャップ３を成型するためのキャビティ１５ｃが形成されている。本実施の形態では、このキャビティ１５ｃに面する金型１５（下型１５ａおよび上型１５ｂ）の角部の角度α１～α１１等が

９０°またはそれ以上となっている（図１２参照）。これにより、キャップ３の成形を容易にすることができる。仮に、上記角部α１～α１１等が９０°より小さいと、キャップ３の成形後、金型１５からキャップ３を剥離するのが難しくなり、キャップ３を１個ずつ形成するか、特別な金型構造が必要となるので、コストが高くなる。これに対して、本実施の形態では、角度α１～α１１等を９０°またはそれ以上としたことにより、そのような不具合が生じないので、量産が可能となっている。また、特別な金型構造も必要ない。したがって、メモリカード１のコストを低減することができる。このような金型１５で成形されたキャップ３の表面、側面および裏面の角部の角度は、９０°またはそれ以上となる。

また、本実施の形態では、キャップ３の内側面を形成する下型１５ａ側でのキャビティ１５ｃの深さ（ほぼ厚さｄ５＋ｄ６）の方が、キャップ３の外側表面を形成する上型１５ｂ側でのキャビティ１５ｃの深さ（ほぼ厚さｄ７と同等）よりも深くなっている。そして、厚さｄ６に相当する部分に、大半が下型１５ａ側に樹脂流入用のゲートが形成される。下型１５ａ側のキャビティ１５ｃの深さの方が深いのは、下型１５ａ側のキャビティ１５ｃ内側（底面側）の方が凹凸および段差が多く、ある程度の容量がないと樹脂を上手く充填できないからである。また、厚さｄ５～ｄ７では、厚さｄ６が最も寸法が大きい。これは、ゲートからキャビティ１５ｃ内への樹脂の充填性を向上させるためである。すなわち、この厚さｄ６が、あまり薄いとゲートを通じてキャビティ１５ｃ内に樹脂を流入させることができなくなってしまうからである。ここでは、厚さｄ５は、例えば０．５ｍｍ程度、厚さｄ６は、例えば０．６ｍｍ程度、厚さｄ７は、例えば０．３ｍｍ程度とされている。

本実施の形態では、このような金型１５のキャビティ内に樹脂を充填することでキャップ３を成形した後、そのキャップ３を、チップ５ａ，５ｂの搭載されたベース基板４の部品搭載面を覆うように被せて、上記したメモリカード１を製造する。

次に、本実施の形態の半導体装置の組立方法の一例を説明する。図１３は、これを説明するための図であって、（ａ）はメモリカード１の全体平面図、（ｂ）はメモリカード１のベース基板４をフルサイズのメモリカードに組み込んで使

用した場合の全体平面図をそれぞれ示している。網かけのハッチング部分がベース基板４の平面を示している。

本実施の形態においては、ハーフサイズのメモリカード１の組立に使用したベース基板４（チップ５ａ等が既に実装された状態のベース基板４）を、フルサイズのメモリカード１Ａに、そのまま使用する。すなわち、平面サイズの異なるメモリカード１，１Ａの部分を共有させるようにする。

メモリカードのコストの大半はベース基板４のコストで占められるので、ベース基板４のコストを低減することがメモリカード１のコストを低減する上で効果的である。しかし、ベース基板４をハーフサイズのメモリカード１とフルサイズのメモリカード１Ａとで別々に製造した場合、それぞれ別々の製造工程、製造装置および人員等が必要となるので、ベース基板４のコストの増大を招き、メモリカードのコストが高くなる。これに対して、メモリカード１，１Ａのベース基板４を共有させることにより、ハーフサイズとフルサイズとで、ベース基板４の製造工程や製造装置あるいは人員を別個に設ける必要がなくなるで、メモリカード１，１Ａのコストを大幅に低減することが可能となる。

このような組立方法を採用した場合、図１３（ｂ）に示すように、フルサイズのメモリカード１Ａには、そのキャップ１６の平面積の半分またはそれ以下の平面積のベース基板４が装着される。

（実施の形態２）

図１４は、本発明の他の実施の形態である半導体装置および補助器具の斜視図、図１５（ａ），（ｂ）は、図１４の半導体装置の表面側および裏面側の外観を示す斜視図、図１６（ａ）は図１４の半導体装置の表面側の平面図、図１６（ｂ）は（ａ）の半導体装置の側面図、図１６（ｃ）は（ａ）の半導体装置の背面図、図１６（ｄ）は（ａ）の半導体装置の裏面側の平面図、図１７（ａ）は図１４の半導体装置および補助器具の表面の平面図、（ｂ）は（ａ）の側面図、（ｃ）は（ａ）の裏面の平面図をそれぞれ示している。

本実施の形態は、メモリカード１とアダプタ２との結合箇所の形状が前記実施の形態１と異なる以外は、前記実施の形態１と同じである。すなわち、メモリカード１のアダプタ装着部３ａの側面がメモリカード１の側面と同一平面になる

ように形成されている。すなわち、アダプタ装着部３ａの側面部分が窪んでいない。また、このアダプタ装着部３ａに嵌合されるアダプタ２の凹部２ａの部分には、メモリカード１の側面にも上記アダプタ装着部３ａの側面部分が入り込めるような溝２ａ１が部分的に形成されている。

このような場合でも、図１７に示すように、メモリカード１とアダプタ２との結合側面に凹凸や不具合を生じることなくすっきりした状態で、メモリカード１にアダプタ２を装着することができる。

このような本実施の形態においても前記実施の形態１と同様の効果を得ることができる。

（実施の形態３）

図１８は、本発明のさらに他の実施の形態である半導体装置の裏面側の平面図を示している。本実施の形態においては、メモリカード１の背面側においてアダプタ装着部３ａの近傍に、複数の接続端子１７がメモリカード１の長手方向に沿って規則的に並んで配置されている。接続端子１７は、ベース基板４の裏面側に設けられており、ベース基板４の配線を通じてベース基板４上に形成されたメモリ回路と電気的に接続されている。この接続端子１７は、上記メモリ回路のテスト用または機能追加用の端子である。

（実施の形態４）

まず、本発明者が検討した技術において本発明者が初めて見出した課題について図１９～図２３によって説明する。

図１９および図２０は、前記ベース基板４の表面（部品搭載面）および裏面（外部接続端子形成面）の平面図をそれぞれ示している。ベース基板４は、平面矩形状に形成されており、その１つの角部該当箇所は角が取られて面取り部（第３面取り部）４ａが形成されている。面取り部４ａは、メモリカードの前面先端（装着端）に形成されたインデックス用の面取りに沿うように形成されている。

図２１および図２２は、本発明者が検討した前記フルサイズのメモリカード用のキャップ（第１ケース本体）１６の表面および裏面の平面図をそれぞれ示している。このキャップ１６は、前記ハーフサイズ用のキャップ３と同様の樹脂等により形成されている。キャップ１６においてメモリカードの前面側角部の一方に

は、上記インデックス用の面取り部（第２面取り部）１６ａが形成されている。この面取り部１６ａは、フルサイズのメモリカードの装着方向を認識し易くする等の観点から設けられている。

また、キャップ１６の裏面において上記メモリカードの前面側には溝１６ｂが形成されている。この溝１６ｂは、ベース基板４をキャップ１６に取り付けるための溝であり、キャップ１６の先端近傍からキャップ１６の長手方向の半分よりも若干短い位置までを占有するように形成されている。溝１６ｂの平面的な形状および寸法は、ベース基板４を収まり良く嵌め合わせることが可能なようにベース基板４と同一平面形状で、かつベース基板４よりも若干大きな平面寸法で形成されている。したがって、溝１６ｂにおいて、キャップ１６の前面側の一方の角部は、キャップ１６の面取り部１６ａに沿うように角が取られて面取り部１６ｂ１が形成されている。また、溝１６ｂの２つの長辺のうちのキャップ１６の長手方向中央側に形成されている長辺と、溝１６ｂの２つの短辺とが直角に交わっている。なお、溝１６ｂの領域内において外周には、その内側よりも若干厚く、かつ、溝１６ｂの外側よりは若干薄い段差部１６ｅが形成されている。この段差部１６ｅに刻まれた複数のピン跡１６ｆは、キャップ１６を金型で成形した後に金型から取り出す際にエジェクターピンが接触した跡を示している。

また、このキャップ１６の表面および裏面において背面側近傍には、カード取り出し溝１６ｃ１，１６ｃ２が形成されている。このカード取り出し溝１６ｃ１，１６ｃ２は、前記実施の形態１で説明したカード取り出し溝３ｃ（図１等参照）と同様の機能を有する溝である。裏面側の溝部１６ｃ２の深さは、表面側のカード取り出し溝１６ｃ１よりも深く形成されている。このカード取り出し溝１６ｃ１，１６ｃ２は、いずれか一方を設けるだけでも良い。また、キャップ１６の表面において前面近傍側には、フルサイズのメモリカードを前記電子装置に装着する際の挿入方向を示す平面三角形状のマーク１６ｄが形成されている。また、キャップ１６の表面の大半部分は、平面角丸の長方形状の浅い窪み１６ｇが形成されている。この窪み１６ｇは、メモリカードの分類等を書き示す等、種々の情報を記載するためのシール等を貼り付けるためのものである。

図２３は、図１９および図２０に示したベース基板４を、図２１および図２２

のキャップ１６の溝１６ｂに取り付けた後のフルサイズのメモリカード１Ａの裏面の平面図を示している。ベース基板４は、キャップ１６の長手方向のほぼ片側半分の領域に収まり良く取り付けられている。

ところで、本発明者は、図２３に示したフルサイズのメモリカード１Ａに対して曲げ強度試験を行った。この曲げ強度試験は、例えば次のようにする。まず、メモリカード１Ａの裏面を試験台の上面に向けた状態でメモリカード１Ａを試験台上に載せる。この時、メモリカード１Ａの長手方向の両端近傍の２箇所において、メモリカード１Ａの裏面と試験台の上面との間に支持部材を介在させ、メモリカード１Ａの裏面と、試験台の上面との間に所定寸法の間隙が形成されるようにする。この状態で、メモリカード１Ａの表面において長手方向中央に所定量の荷重を加えることにより、メモリカード１Ａを反らせて破壊強度を評価する。

本発明者は、この試験の結果、図２３に示したようなメモリカード１Ａは、フルサイズのメモリカードにおいてベース基板とキャップとの平面寸法が同程度とされる構造のものに比べて曲げ強度が弱く、メモリカード１Ａの裏面中央においてキャップ１６とベース基板４との境界部（隙間部）においてベース基板４が剥離したり、キャップ１６の溝１６ｂの長辺のうちのキャップ１６の長手方向中央側に形成されている長辺と溝１６ｂの２つの短辺とが直角に交わる部分を起点としてキャップ１６にクラックが生じたりする等のような不具合が生じることを初めて見出した。

そこで、本実施の形態においては、ベース基板の平面寸法がキャップの平面寸法の半分程度とされるフルサイズのメモリカードにおいて、上記曲げ強度が向上するような構造とした。具体的には、例えば以下のようにする。

図２４および図２５は、本実施の形態４のベース基板４の表面（部品搭載面）および裏面（外部接続端子形成面）の平面図をそれぞれ示している。本実施の形態４のベース基板４においては、上記面取り部４ａの他に、２つの角部該当箇所の角が取られて面取り部（第１面取り部）４ｂ，４ｃが形成されている。この面取り部４ｂ，４ｃは、面取り部４ａよりは小さく面取りされてなり、互いに左右対称となるように同一の大きさおよび形状で形成されている。これ以外は、前記実施の形態１、図１９および図２０等で説明したのと同じである。

図２６および図２７は、図２４および図２５に示したベース基板４を搭載するフルサイズのメモリカード用のキャップ１６における表面および裏面（ベース基板装着面）の平面図をそれぞれ示している。本実施の形態４のキャップ１６は、ベース基板４を装着する溝（第１溝）１６ｂの形状が前記したのと異なる。それ以外の構成は、前記実施の形態１、図２１および図２２で説明したのと同じである。すなわち、本実施の形態４においては、溝１６ｂの平面的な形状および寸法は、図２４および図２５に示したベース基板４を収まり良く嵌め合わせることが可能なようにそのベース基板４と同一平面形状で、かつベース基板４よりも若干大きな平面寸法で形成されている。したがって、この場合の溝１６ｂの２つの長辺のうちのキャップ１６の長手方向中央側に形成されている長辺１６ｂ２と、溝１６ｂの２つの短辺１６ｂ３，１６ｂ３とは直角に交わっておらず、その本来直交する部分は角が取られて面取り部（第１面取り部）１６ｂ４，１６ｂ５が形成されている。すなわち、溝１６ｂは、その長辺１６ｂ２および短辺１６ｂ３の相互間が、これらに対して斜めに交差するように配置された面取り部１６ｂ４，１６ｂ５を介して次第に切りかわるような構造とされている。あるいは溝１６ｂにおいてキャップ１６の長手方向中央側に本来形成される２つの角部に直角二等辺三角形状の補強部１６ｈ１，１６ｈ２が、直角部を合わせた状態で配置されているような構造とされている。この面取り部１６ｂ４，１６ｂ５は、面取り部１６ａよりは小さく面取りされてなり、互いに左右対称となるように同一の大きさおよび形状で形成されている。

図２８は、図２４および図２５に示したベース基板４を、図２６および図２７のキャップ１６に取り付けた後のフルサイズのメモリカード１Ａにおける裏面の平面図を示し、図２９は図２８のＡ１－Ａ１線の断面図を示している。本実施の形態４においてベース基板４は、その表面をキャップ１６の裏面の溝１６ｂ側に向け、かつ、ベース基板４の面取り部４ｂ，４ｃを、それぞれ溝１６ｂの面取り部１６ｂ４，１６ｂ５に対向させた状態で溝１６ｂ内に装着されている。ベース基板４は、その表面外周部がキャップ１６の溝１６ｂ内における段差部１６ｅに接触した状態で支えられている。

本実施の形態４においては、ベース基板４と溝１６ｂとの接触長さを図２３に

示した場合よりも長くすることができるので、ベース基板４とキャップ１６との接合強度を向上させることができる。また、ベース基板４に面取り部４ｂ，４ｃを設け、また、溝１６ｂに面取り部１６ｂ４，１６ｂ５を設け、応力集中し易い直角部を無くしたことにより、応力を分散させることができる。これらにより、上記曲げ強度試験に際して、ベース基板４の剥離を抑制または防止でき、また、キャップ１６にクラックが生じるのを抑制または防止できる。

また、上記曲げ強度を向上させる構造は、他の新たな部材を追加するわけではなく、ベース基板４の角部およびキャップ１６の溝１６ｂの角部を面取りするだけの単純な構造であり、その形成が容易である。したがって、生産性を阻害することなく信頼性の高いフルサイズのメモリカード１Ａを提供できる。

また、本実施の形態４のフルサイズのメモリカード１Ａは、静電破壊試験においても有利な構造とされている。この静電破壊試験では、メモリカード１Ａを試験装置に装着した状態で、背面側から静電気を印加するものである。フルサイズのメモリカードにおいて、ベース基板とキャップとの平面寸法が同程度とされる構造では、メモリカードの背面側の近傍までベース基板が設けられているので、メモリカードの背面側から前面側のチップまでの導電経路の距離が短い。これに対して、本実施の形態４のメモリカード１Ａでは、その背面から長手方向のほぼ半分程度までは絶縁性のキャップ１６で形成されており、その背面側から前面側のチップまでの導電経路の距離が長いので、静電破壊試験において破壊が生じ難い構造となっている。

さらに、フルサイズのメモリカード１Ａにおいて、ベース基板４の平面寸法がキャップ１６の平面寸法の半分程度とされる構造においては、ベース基板とフルサイズのキャップとの平面寸法が同程度とされる構造に比べて、ベース基板４の面積および封止樹脂１１の体積を小さくすることができるので、フルサイズのメモリカード１Ａを軽くすることができる。特に、本実施の形態４のメモリカード１Ａでは上記のようにベース基板４の角部をさらに面取りしているので、軽量化を推進できる。したがって、フルサイズのメモリカード１Ａの携帯性を向上させることが可能となる。

図３０～図３２は、図２３に示したメモリカード１Ａの曲げ強度試験の結果の

説明図を示している。この構造のメモリカード１Ａにおいては、キャップ１６の長手方向のほぼ中央におけるベース基板４とキャップ１６との境界箇所（位置ｂ３，ｂ４）において曲げ強度が急激にしかも矩形状に大きく落ち込んでいることが分かる。なお、符号ｂ１～ｂ４は、図３０～図３２において相互間の位置関係が分かるように位置を示している。

一方、図３３～図３５は、本実施の形態４の図２８等に示したメモリカード１Ａの曲げ強度試験の結果の説明図を示している。本実施の形態４のメモリカード１Ａにおいては、キャップ１６の長手方向のほぼ中央におけるベース基板４とキャップ１６との境界箇所（位置ｂ５，ｂ６，ｂ４）において曲げ強度の落ち込みが比較的なだらかであるとともに、その最低値が図３１および図３２の場合よりも高い値になっていることが分かる。すなわち、フルサイズのメモリカード１Ａの曲げ強度を向上させることができる。

次に、本実施の形態４のフルサイズのメモリカード１Ａの寸法上の定義等について図３６および図３７により説明する。

図３６は、本実施の形態４のキャップ１６の裏面の平面図を示している。溝１６ｄの短方向の長さ（すなわち、ほぼベース基板４の短方向の寸法）Ｘ１は、キャップ１６の長手方向における全長Ｘ２の半分よりも小さい（Ｘ１＜Ｘ２／２）。これは、ベース基板４をフルサイズとハーフサイズとの両方で使用可能とするためである。すなわち、幅Ｘ１を全長Ｘ２の半分かそれより長くしてしまうと、そのベース基板を前記実施の形態１で説明したハーフサイズのメモリカード１に使用できなくなってしまうからである。長さＸ１は、例えば１４．５ｍｍ程度、全長Ｘ２は、例えば３２ｍｍ程度である。

また、本実施の形態４においては、面取り部１６ｂ４，１６ｂ５において、キャップ１６の長手方向の長さＸ３と、キャップ１６の短方向の長さＹ１とを等しくしている（Ｘ３＝Ｙ１）。したがって、角度θは、４５° 程度である。理論的には、この場合が角部領域での曲げ強度を全体的に向上させることができるからである。また、本発明者の検討によれば、Ｙ１＞Ｘ３としても曲げ強度上の良い結果が得られた。長さＸ３，Ｙ１は、例えば２ｍｍ程度である。

また、面取り部１６ａの長さＬ２は、長さＸ３，Ｙ１よりも長い（Ｌ２＞Ｘ３，

Ｙ１）。これは、長さＸ３，Ｙ１をあまり大きくしてしまうと、ベース基板４の面積が小さくなりすぎて、チップを搭載できなくなってしまうからである。長さＬ２は、例えば５．６６ｍｍ程度である。

また、この長さＸ３，Ｙ１は、厚さｄ８，ｄ９，ｄ１０よりも大きい（Ｘ３，Ｙ１＞ｄ８，ｄ９，ｄ１０）。これは、長さＸ３，Ｙ１が厚さｄ８～ｄ１０より小さいと面取り量が小さすぎて上記曲げ強度を充分に得ることができないからである。厚さｄ８は、例えば１ｍｍ程度、厚さｄ９，ｄ１０は、例えば０．６ｍｍ程度である。

また、図３７は、本実施の形態４のメモリカード１Ａの要部拡大断面図を示している。メモリカード１Ａの総厚は、キャップ１６の厚さｄ１１に相当する。この厚さｄ１１は、厚さｄ１２と同じか、それ以上である（ｄ１１≧ｄ１２）。厚さｄ１２は、キャップ１６の表面からベース基板４の裏面までの厚さである。上記の寸法規定の理由は、この厚さｄ１２が、厚さｄ１１よりも厚くなるとメモリカードの規格に合わなくなるからである。深さｄ１３は、溝１６ｂの深さを示している。厚さｄ１１は、例えば１．４ｍｍ程度である。厚さｄ１２は、例えば１．４ｍｍ程度またはそれ以下である。深さｄ１３は、例えば１．０４ｍｍ程度、厚さｄ１４は、例えば０．２８ｍｍ程度である。

次に、図２６～図２９等に示したフルサイズ用のキャップ１６の形成する際に用いる金型の一例を図３８により説明する。図３８は、その金型１５の断面図である。その構造は、前記実施の形態１の図１１および図１２（ａ），（ｃ）で説明したのとほぼ同じである。異なるのは、キャビティ１５ｃの長手方向の長さが、図１５で説明したものよりも長いことである。すなわち、キャビティ１５ｃの長手方向のほぼ中央からキャップ１６の背面部を形成する部分までの長さが、図１１および図１２で示したものよりも長い。

次に、本実施の形態４のベース基板４におけるチップの配置例を図３９および図４０により説明する。図３９および図４０は、本実施の形態４におけるベース基板４の表面（部品搭載面）の平面図を示している。

本実施の形態４においては、ベース基板４の表面に、１つのメモリ用のチップ５ａおよび１つのコントローラ用のチップ５ｂ等が搭載されている。この２つの

チップ５ａ，５ｂは、ベース基板４の長手方向（すなわち、複数の外部接続端子９（図２５，図２８参照）が配置される方向）に沿って並んで配置されている。相対的に大きなメモリ用のチップ５ａは、インデックス側の面取り４ａから遠い位置に離れて配置されている。一方、相対的に小さなコントローラ用のチップ５ｂは、インデックス側の面取り部４ａに近い側に配置されている。このような配置により、コンパクトで大容量のメモリカードを実現することができる。

上記メモリ用のチップ５ａには、例えば１６Ｍ、３２バイトのメモリ容量のメモリ回路が形成されている。メモリ用のチップ５ａの方がコントローラ用のチップ５ｂよりも正方形に近い形状をしている。メモリ用のチップ５ａの一辺の長さＬ３は、コントローラ用のチップ５ｂの長手方向に延びる一辺の長さＬ４よりも長く形成されている。メモリ用のチップ５ａの主面において一辺の近傍には、その一辺に沿って複数のボンディングパッド２０ａが配置されている。メモリ用のチップ５ａは、その複数のボンディングパッド２０ａが配置されている一辺が、ベース基板４の長手方向中央側、すなわち、コントローラ用のチップ５ｂ側に配置されるように搭載されている。このボンディングパッド２０ａは、ボンディングワイヤ６を通じてベース基板４の表面の配線と電気的に接続されている。

一方、コントローラ用のチップ５ｂの主面において、２つの長辺の近傍には、その長辺に沿って複数のボンディングパッド２０ｂが配置されている。コントローラ用のチップ５ｂは、その長辺が、メモリ用のチップ５ａの複数のボンディングパッド２０ａが配置されている一辺に対してほぼ平行となるようにベース基板４の表面上に搭載されている。このボンディングパッド２０ｂは、ボンディングワイヤ６を通じてベース基板４の表面の配線と電気的に接続されている。このようなチップ５ａ，５ｂの配置は、前記実施の形態１～３にも適用できる。

なお、ベース基板４の表面の長手方向の先端側（面取り部４ａが形成された側）には、金メッキ等により形成されたメタル層２１が形成されている。このメタル層２１は、チップ５ａ，５ｂを封止する際に金型のゲートが配置される部分である。すなわち、封止樹脂１１（図２９等参照）の形成に際しては、そのメタル層２１側からコントローラ用のチップ５ｂの配置領域を介してメモリ用のチップ５ａの配置領域へ向かって樹脂が流れるようになっている。

次に、本実施の形態４の半導体装置の組立方法の一例を説明する。この組立工程は、前記実施の形態１の図１３で説明したのと同じである。ここでは、その組立工程を図４１のフロー図に沿って図４２～図４６により説明する。なお、図４２～図４６はその組立工程中におけるベース基板４の表面の平面図である。

まず、図４２に示すようなベース基板形成体２２を用意する。このベース基板形成体２２の枠体２２ａには、既に複数のベース基板４が各ベース基板４の２つの短辺中央に接続された微細な連結部２２ｂを介して接続されている。この段階では、枠体２２ａ、連結部２２ｂおよびベース基板４は一体的に形成されている。また、ベース基板４の面取り部４ｂ，４ｃも既に形成されている。続いて、図４３に示すように、ベース基板形成体２２の各ベース基板４の表面上にチップ５ａ，５ｂを搭載する（図４１の工程１００）。この時、相対的に大きなメモリ用のチップ５ａを面取り部４ａから離れた箇所に搭載し、相対的に小さなコントローラ用のチップ５ｂを面取り部４ａに近い箇所に搭載する。その後、ベース基板４およびチップ５ａ，５ｂの配線、電極（ボンディングパッド２０ａ，２０ｂを含む）の表面を清浄化すべく、例えばプラズマクリーニング処理を施す（図４１の工程１０１）。この工程は、薄く形成されている金メッキ層の表面を清浄にすることで、この工程に続くボンディングワイヤ工程時にワイヤと金メッキ層との接続状態を良好にすることを主目的としている。

次いで、図４４に示すように、各ベース基板４において、チップ５ａ，５ｂのボンディングパッド２０ａ，２０ｂとベース基板４の配線や電極とをボンディングワイヤ６を通じて電気的に接続する（図４１の工程１０２）。続いて、図４５に示すように、各ベース基板４において、チップ５ａ，５ｂおよびボンディングワイヤ６等をトランスファモールド法によって封止する（図４１の工程１０３）。上記ワイヤボンディング工程後、モールド工程前に、封止樹脂１１の接着性を向上させる観点から上記クリーニング処理をベース基板４に施しても良い。その後、図４６に示すように、連結部２２ｂを切断することにより、ベース基板４をベース基板形成体２２から分離する（図４１の工程１０４）。このようにしてベース基板４を形成する。

次いで、フルサイズ（ＦＳ）のメモリカード１Ａを製造する場合は、上記ベー

ス基板４を図２６および図２７に示したキャップ１６の溝１６内に取り付けて接着剤等で固定する（図４１の工程１０５Ａ）。一方、ハーフサイズ（ＨＳ）（またはレデュースサイズ（ＲＳ））のメモリカード１を製造する場合は、ベース基板４を、前記実施の形態１の図１～図５等で説明したキャップ３の裏面の溝（ここでの溝の平面形状は、図２７～図２９で説明した形状に形成されている）内に取り付けて接着剤等で固定する（図４１の工程１０５Ｂ）。

このように本実施の形態においては、１つのベース基板４でフルサイズとハーフサイズとの２種類のメモリカード１，１Ａを製造できる。すなわち、フルサイズとハーフサイズとのメモリカード１，１Ａの製造工程および部材を一部共通化できるので、別々に製造した場合に比べて製造工程の簡略化、製造時間の短縮および製造コストの低減が可能となる。

（実施の形態５）

本実施の形態５においては、ベース基板の平面寸法がキャップの平面寸法の半分程度とされるフルサイズのメモリカードにおいて、前記曲げ強度を向上させる構造の変形例を説明する。

図４７は、本実施の形態５のフルサイズのメモリカード１Ａにおける裏面の平面図を示し、図４８は、図４７の領域Ｚ１の拡大平面図を示している。本実施の形態５においては、ベース基板４において、フルサイズのキャップ１６の長手方向中央側に位置する両角部の近傍に微細な長方形状の凹凸４ｄが形成され、これに対応するキャップ１６の溝１６ｂの角部近傍にもベース基板４の微細な凹凸４ｄに上手く嵌め合わされるように微細な長方形状の凹凸１６ｂ７が形成されている。この微細な凹凸４ｄ，１６ｂ７は、図４７において左右対称となるように形成されている。これ以外は、前記実施の形態１～４で説明したのと同じである。上記凹凸４ｄ，１６ｂ７は、溝１６ｂの長辺１６ｂ２およびこれに対応するベース基板４の長辺側に設けても良い。

本実施の形態５においても、相対的に強度の弱い角部において、ベース基板４とキャップ１６との接触面積を増大させることができるので、キャップ１６のクラックやベース基板４の剥離を抑制または防止でき、前記曲げ強度を向上させることが可能となっている。

（実施の形態６）

本実施の形態６においては、ベース基板の平面寸法がキャップの平面寸法の半分程度とされるフルサイズのメモリカードにおいて、前記曲げ強度を向上させる構造の他の変形例を説明する。

図４９は、本意実施の形態６のフルサイズのメモリカード１Ａにおける裏面の平面図を示し、図５０は、図４９の領域Ｚ２の拡大平面図を示している。本実施の形態６においても、前記実施の形態５と同様に、ベース基板４の角部近傍およびそれに対応するキャップ１６の溝１６ｂの角部近傍に微細な凹凸４ｄ，１６ｂ７が形成されている。前記実施の形態５と異なるのは、各々の微細な凹凸４ｄ，１６ｂ７の側面にテーパが形成されていることである。この場合、ベース基板４の微細な凹凸４ｄと、キャップ１６の溝１６ｂの微細な凹凸４ｄとを前記実施の形態５の場合よりも嵌め込み易い。これ以外は、前記実施の形態１～５で説明したのと同じである。上記凹凸４ｄ，１６ｂ７は、溝１６ｂの長辺１６ｂ２およびこれに対応するベース基板４の長辺側に設けても良い。

（実施の形態７）

本実施の形態７においては、ベース基板の平面寸法がキャップの平面寸法の半分程度とされるフルサイズのメモリカードにおいて、前記曲げ強度を向上させる構造のさらに他の変形例を説明する。

図５１は、本実施の形態７のフルサイズのメモリカード１Ａにおける裏面の平面図を示している。本実施の形態７においては、ベース基板４において、フルサイズのキャップ１６の長手方向中央側に位置する長辺およびこれに直交する短辺の両角部の近傍に鋸の刃状の微細な凹凸４ｄが形成され、これに対応するキャップ１６の溝１６ｂの長辺および短辺にもベース基板４の微細な凹凸４ｄに上手く嵌め合わされるように鋸の刃状の微細な凹凸１６ｂ７が形成されている。これ以外は、前記実施の形態１～４で説明したのと同じである。そして、本実施の形態７においても前記実施の形態４～６と同様の曲げ強度上の効果を得ることができる。

（実施の形態８）

本実施の形態８においては、前記実施の形態４において図２４および図２５等

で示したベース基板を用いたハーフサイズのメモリカードについて説明する。

図５２および図５３は、本実施の形態８のハーフサイズのメモリカード１の表面および裏面の平面図をそれぞれ示している。メモリカード１のキャップ（第２ケース本体）３の前面において一方の角部は角が取られて上記インデックス用の面取り部３ｅが形成されている。この面取り部３ｅは、メモリカード１の装着方向を認識し易くする等の観点から設けられている。また、キャップ３の表面において、面取り部３ｅ側には、メモリカード１の背面から前面に向かって延びる矢印状のマーク３ｄ２が形成されている。このマーク３ｄ２は、メモリカード１を前記電子装置に装着する際の挿入方向を示すものである。本実施の形態８のハーフサイズのメモリカード１においては、その短方向の先端を前面にして電子装置に装着するが、一般的にメモリカードは、その長手方向の先端を前面にして電子装置に装着するという固定観念があるので、間違えが生じないようにマーク３ｄ２を大きめに表示している。また、キャップ３の表面において面取り部３ｅから離れた領域には、平面四角形状の浅い溝３ｆが形成されている。この浅い溝３ｆは、メモリカード１の記録データの内容等を書き印すシールを貼り付ける領域である。

また、本実施の形態８のキャップ３の裏面には、図２４および図２５に示したベース基板４を収まり良く嵌め合わせることが可能なようにそのベース基板４と同一平面形状で、かつベース基板４よりも若干大きな平面寸法の溝（第２溝）３ｇが形成されている。したがって、この場合の溝３ｇにおいてメモリカード１の背面近傍側の長辺３ｇ１と、溝３ｇの２つの短辺３ｇ２，３ｇ２とは直角に交わっておらず、その本来直交する部分は角が取られて面取り部（第１面取り部）３ｇ３，３ｇ４が形成されている。この溝３ｇについての構造（面取り部３ｇ３，３ｇ４を含む）は、前記実施の形態４で説明したフルサイズのキャップ１６の溝１６ｂと同じである。これにより、ベース基板４をフルサイズにもハーフサイズにも適用できる。また、溝３ｇへのベース基板４の取り付け状態も前記実施の形態４で説明したのと同じである。また、キャップ３の裏面における前記溝部３ｂ２は、メモリカード１を電子装置から取り出すときの引っかかり溝としても機能する。

（実施の形態９）

本実施の形態９においては、メモリカードの規格により裏面の外部接続端子９の数が変わった場合の対応例を説明する。

図５４は、本実施の形態９のメモリカード１における外部接続端子９の数を、ＳＤカード（パナソニック、東芝、サンディスク）の外部接続端子の数に合わせた場合を例示している。メモリカード１の裏面（ベース基板４の裏面）には、全部で９個の外部接続端子９が配置されている。また、図５５は、本実施の形態９のメモリカード１における外部接続端子９の数を、ＩＣカードの外部接続端子の数に合わせた場合を例示している。メモリカード１の裏面（ベース基板４の裏面）には、全部で１３個の外部接続端子９が一部２行になって配置されている。いずれの場合も特に問題なく対応できる。

（実施の形態１０）

本実施の形態１０においては、ベース基板の平面寸法がキャップの平面寸法の半分程度とされるフルサイズのメモリカードにおいて、前記曲げ強度を向上させる構造のさらに他の変形例を説明する。

図５６は、本実施の形態１０のフルサイズのメモリカード１Ａの断面図を示し、図５７は、図５６の要部拡大断面図を示している。本実施の形態１０においては、キャップ１６の溝１６ｂの長辺１６ｂ２に庇部１６ｉを一体的に設けた。庇部１６ｉは、長辺１６ｂ２に沿って延在されていても良いし、長辺１６ｂ２の一部に分散して形成されていても良い。このように庇部１６ｉを設けたことにより（すなわち、補強部材を設けたことにより）、溝１６ｂの長辺１６ｂ２側の側面に凹部１６ｊが形成されている。そして、この凹部１６ｊ内に、ベース基板４の背面側の一部を嵌め合わすことにより、ベース基板４をしっかりと固定することが可能な構造となっている。ここでは、ベース基板４を凹部１６ｊに嵌め合わすため、ベース基板４の背面側の一部は、ハーフエッチングされて薄くなっている。このような構造とすることにより、前記曲げ強度を向上させることができるので、ベース基板４の剥離やキャップ１６の破壊を抑制または防止できる。本実施の形態１０の構造を採用した場合は、溝１６ｂに面取り部１６ｂ４，１６ｂ５を設けなくても良いが、面取り部部１６ｂ４，１６ｂ５を設けることでより曲げ強度を向

上させることが可能となる。また、その場合に底部１６ｉをその面取り部１６ｂ４，１６ｂ５の箇所に設けても良い。

以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

例えばアダプタの支持部の形状や数は前記実施の形態に限定されるものではなく種々変更可能である。

また、チップはワイヤボンディング方式による接続の他に、バンプ電極を使用した接続方式を採用することもできる。

以上の説明では主として本発明者によってなされた発明をその背景となった利用分野であるフラッシュメモリ（ＥＥＰＲＯＭ）を内蔵するメモリカードに適用した場合について説明したが、それに限定されるものではなく、例えばＳＲＡＭ（Static Random Access Memory）、ＦＲＡＭ（Ferroelectric Random Access Memory）またはＭＲＡＭ（Magnetic Random Access Memory）等のような他のメモリ回路を内蔵するメモリカードにも適用できる。また、メモリ回路を有しないＩＣ（Integrated circuit）カードにも適用できる。

本発明の一実施の形態によって得られる効果を簡単に説明すれば、以下の通りである。

すなわち、半導体チップを内蔵するケース本体の一部に、前記ケース本体の平面寸法を大きくするための金属製の補助器具の凹部を嵌め合わせることが可能な断面凸状の装着部を設けたことにより、半導体装置の汎用性を高めることが可能となる。

また、基板およびこれを取り付けるケース本体の溝において、ケース本体中央側に位置する角部を面取りしたことにより、半導体装置の曲げ強度を向上させることが可能となる。

産業上の利用可能性

本発明は、半導体装置およびその製造方法に適用できる。

請求の範囲

1．半導体チップが搭載された基板の部品搭載面を覆うように被せられた樹脂製のケース本体の一部に、前記ケース本体の平面寸法を大きくするための金属製の補助器具の凹部を嵌め合わせることが可能な断面凸状の装着部を設けたことを特徴とする半導体装置。

2．請求項1記載の半導体装置において、前記断面凸状の装着部がケース本体の厚さ方向に1個設けられていることを特徴とする半導体装置。

3．請求項1記載の半導体装置において、前記断面凸状の装着部の厚さの3分の1の寸法は、前記断面凸状の装着部において前記ケース本体からの窪み寸法と同等またはそれよりも大きいことを特徴とする半導体装置。

4．請求項1記載の半導体装置において、前記断面凸状の装着部において、前記補助器具の凹部が嵌合される方向の長さが、前記断面凸状の装着部の厚さよりも大きいことを特徴とする半導体装置。

5．請求項1記載の半導体装置において、前記断面凸状の装着部の状態が、前記ケース本体の表面側と裏面側とで非対称であることを特徴とする半導体装置。

6．請求項5記載の半導体装置において、前記ケース本体の表面側における前記断面凸状の装着部の幅が、前記ケース本体の表面に対向する面側における前記断面凸状の装着部の幅よりも広いことを特徴とする半導体装置。

7．請求項1記載の半導体装置において、前記補助器具の爪部を引っ掛けて前記補助器具を前記ケース本体に着脱自在の状態で固定するための溝部を前記ケース本体に設けたことを特徴とする半導体装置。

8．請求項1記載の半導体装置において、前記ケース本体に設けられた溝部に引っ掛けることにより前記補助器具を前記ケース本体に着脱自在の状態で固定するための爪部を前記補助器具に設けたことを特徴とする半導体装置。

9．請求項8記載の半導体装置において、前記爪部を補助器具に形成された支持部の先端に設けたことを特徴とする半導体装置。

10．請求項9記載の半導体装置において、前記支持部が弾性力を有することを特徴とする半導体装置。

11．請求項10記載の半導体装置において、前記支持部が板ばねで形成されて

いることを特徴とする半導体装置。

１２．請求項９記載の半導体装置において、前記爪部および支持部は、前記補助器具と一体的に形成されていることを特徴とする半導体装置。

１３．請求項１記載の半導体装置において、前記断面凸状の装着部が、前記ケース本体において、前記補助器具が嵌合される面側の両角部２箇所に設けられていることを特徴とする半導体装置。

１４．請求項１３記載の半導体装置において、前記断面凸状の装着部に挟まれた部分が、その装着部の厚さよりも相対的に厚いことを特徴とする半導体装置。

１５．請求項１４記載の半導体装置において、前記補助器具の爪部を引っ掛けて前記補助器具を前記ケース本体に着脱自在の状態で固定するための溝部を前記断面凸状の装着部に挟まれた部分に設けたことを特徴とする半導体装置。

１６．請求項１記載の半導体装置において、前記半導体チップにメモリ回路が形成されていることを特徴とする半導体装置。

１７．半導体チップが搭載された基板の部品搭載面に被せられたケース本体に前記ケース本体の平面寸法を大きくするための金属製の補助器具を着脱自在の状態で装着可能なように、前記補助器具の凹部が嵌合される断面凸状の装着部を前記ケース本体に設けたことを特徴とする半導体装置。

１８．半導体チップが搭載された基板の部品搭載面を覆うように被せられた樹脂製のケース本体を備え、前記基板の面積が、前記ケース本体の面積の半分またはそれ以下であることを特徴とする半導体装置。

１９．請求項１８記載の半導体装置において、前記半導体チップにメモリ回路が形成されていることを特徴とする半導体装置。

２０．半導体チップが搭載された基板の部品搭載面を覆うための樹脂製のケース本体を成型する際に、前記ケース本体の内側面を形成する下型のキャビティの深さが、前記ケース本体の外側表面を形成する上型のキャビティの深さよりも大きなモールド金型を用いる工程を有することを特徴とする半導体装置の製造方法。

２１．請求項２０記載の半導体装置の製造方法において、前記下型側に、樹脂をキャビティに流入する際に通路となるゲートの大半を設けたことを特徴とする半導体装置の製造方法。

２２．請求項２１記載の半導体装置の製造方法において、前記ゲートが位置するキャビティ部分の厚さを、その上下のキャビティ部分の厚さよりも厚くしたことを特徴とする半導体装置の製造方法。

２３．請求項２０記載の半導体装置の製造方法において、前記ケース本体に前記ケース本体の平面寸法を大きくするための金属製の補助器具を着脱自在の状態で装着可能なように、前記補助器具の凹部が嵌合される断面凸状の装着部を前記ケース本体に形成することを特徴とする半導体装置の製造方法。

２４．ケース本体と、前記ケース本体の一面に形成された溝と、前記溝内に部品搭載面を向けた状態で取り付けられた基板と、前記部品搭載面に搭載された複数の半導体チップとを有し、

前記溝および前記基板において、前記ケース本体の長手方向に沿う長さは、前記ケース本体の長手方向の全長よりも短くなるように形成されており、

前記溝および前記基板において、前記ケース本体の中央側に位置する両角部には、角が取られて第１面取り部が形成されていることを特徴とする半導体装置。

２５．請求項２４記載の半導体装置において、前記第１面取り部において、前記ケース本体の長手方向に沿う方向の長さおよびこれに直交する方向の長さは、前記ケース本体の前面側の一方の角部を取ることで形成された第２面取り部の傾斜面の長さよりも小さいことを特徴とする半導体装置。

２６．請求項２４記載の半導体装置において、前記第１面取り部において、前記ケース本体の長手方向に沿う方向の長さと、これに直交する方向の長さとが等しいことを特徴とする半導体装置。

２７．請求項２４記載の半導体装置において、前記両角部の前記第１面取り部を互いに左右対称となるように形成したことを特徴とする半導体装置。

２８．請求項２４記載の半導体装置において、前記複数の半導体チップを、前記ケース本体の長手方向に対して交差する方向に並べて配置したことを特徴とする半導体装置。

２９．請求項２８記載の半導体装置において、前記基板の前面側の一方の角部には角が取られて第３面取り部が形成されており、前記部品搭載面において、前記第３面取り部の近傍側に、コントローラ回路を有する半導体チップを搭載し、前

記第３面取り部から離れた箇所に、前記コントローラ回路によって動作が制御されるメモリ回路を有する半導体チップを搭載したことを特徴とする半導体装置。

３０．請求項２８記載の半導体装置において、前記基板の前面側の一方の角部には角が取られて第３面取り部が形成されており、前記部品搭載面において、前記第３面取り部の近傍側に前記複数の半導体チップのうち、相対的に小さな半導体チップを搭載し、前記第３面取り部から離れた箇所に前記複数の半導体チップのうち、相対的に大きな半導体チップを搭載したことを特徴とする半導体装置。

３１．請求項３０記載の半導体装置において、前記相対的に小さな半導体チップにはコントローラ回路を形成し、前記相対的に大きな半導体チップには前記コントローラ回路によって動作が制御されるメモリ回路を形成したことを特徴とする半導体装置。

３２．ケース本体と、前記ケース本体の一面に形成された溝と、前記溝内に部品搭載面を向けた状態で取り付けられた基板と、前記部品搭載面に搭載された複数の半導体チップとを有し、

前記溝および前記基板において、前記ケース本体の長手方向に沿う長さは、前記ケース本体の長手方向の全長よりも短くなるように形成されており、

前記溝および前記基板において、前記ケース本体の中央側に位置する辺の少なくとも一部に凹凸を形成したことを特徴とする半導体装置。

３３．請求項３２記載の半導体装置において、前記複数の半導体チップを、前記ケース本体の長手方向に対して交差する方向に並べて配置したことを特徴とする半導体装置。

３４．請求項３３記載の半導体装置において、前記基板の前面側の一方の角部は角が取られて第３面取り部が形成されており、前記部品搭載面において、前記第３面取り部の近傍側に、コントローラ回路を有する半導体チップを搭載し、前記第３面取り部から離れた箇所に、前記コントローラ回路によって動作が制御されるメモリ回路を有する半導体チップを搭載したことを特徴とする半導体装置。

３５．請求項３３記載の半導体装置において、前記基板の前面側の一方の角部は角が取られて第３面取り部が形成されており、前記部品搭載面において、前記第３面取り部の近傍側に、前記複数の半導体チップのうち、相対的に小さな半導体

チップを搭載し、前記第３面取り部から離れた箇所に、前記複数の半導体チップのうち、相対的に大きな半導体チップを搭載したことを特徴とする半導体装置。

３６．請求項３５記載の半導体装置において、前記相対的に小さな半導体チップにはコントローラ回路を形成し、前記相対的に大きな半導体チップには前記コントローラ回路によって動作が制御されるメモリ回路を形成したことを特徴とする半導体装置。

３７．ケース本体と、前記ケース本体の一面に形成された溝と、前記溝内に部品搭載面を向けた状態で取り付けられた基板と、前記部品搭載面に搭載された複数の半導体チップとを有し、

前記溝および前記基板において前記ケース本体の長手方向に沿う長さは、前記ケース本体の長手方向の全長よりも短くなるように形成されており、

前記複数の半導体チップは、前記ケース本体の長手方向に対して交差する方向に沿って配置されていることを特徴とする半導体装置。

３８．請求項３７記載の半導体装置において、前記基板の前面側の一方の角部には角が取られて第３面取り部が形成されており、前記部品搭載面において、前記第３面取り部の近傍側に、コントローラ回路を有する半導体チップを搭載し、前記第３面取り部から離れた箇所に、前記コントローラ回路によって動作が制御されるメモリ回路を有する半導体チップを搭載したことを特徴とする半導体装置。

３９．請求項３７記載の半導体装置において、前記基板の前面側の一方の角部には角が取られて第３面取り部が形成されており、前記部品搭載面において、前記第３面取り部の近傍側に、前記複数の半導体チップのうち、相対的に小さな半導体チップを搭載し、前記第３面取り部から離れた箇所に、前記複数の半導体チップのうち、相対的に大きな半導体チップを搭載したことを特徴とする半導体装置。

４０．請求項３９記載の半導体装置において、前記相対的に小さな半導体チップにはコントローラ回路を形成し、前記相対的に大きな半導体チップには前記コントローラ回路によって動作が制御されるメモリ回路を形成したことを特徴とする半導体装置。

４１．半導体装置の製造方法において、

（ａ）複数の基板を一体的に有する基板形成体を用意する工程、

（ｂ）前記基板形成体の各基板の部品搭載面上に複数の半導体チップを搭載する工程、

（ｃ）前記各基板において、前記複数の半導体チップと基板とを電気的に接続する工程、

（ｄ）前記各基板において、前記複数の半導体チップを封止する工程、

（ｅ）前記（ｄ）工程後の前記基板形成体から各基板を切り出す工程、

（ｆ）前記（ｅ）工程後の基板を第１ケース本体に取り付ける工程、

（ｇ）前記（ｅ）工程後の基板を平面寸法が前記第１ケースよりも小さな第２ケース本体に取り付ける工程を有し、

前記（ｆ）工程は、

（ｆ１）前記基板を取り付けるために前記第１ケース本体の一面に形成された溝であって、その溝において前記第１ケース本体の長手方向に沿う辺の長さが、前記第１ケース本体の長手方向の全長よりも短くなるように形成された第１溝を持つ第１ケースを用意する工程、

（ｆ２）前記第１溝内に前記部品搭載面を向けた状態で基板を取り付ける工程を有し、

前記（ｇ）工程は、

（ｇ１）前記第１溝と同様の第２溝を持つ前記第２ケース本体を用意する工程、

（ｇ２）前記第２溝内に前記部品搭載面を向けた状態で基板を取り付ける工程を有することを特徴とする半導体装置の製造方法。

４２．請求項４１記載の半導体装置の製造方法において、前記第２ケースの平面寸法は、前記第１ケースの半分であることを特徴とする半導体装置の製造方法。

４３．請求項４１記載の半導体装置の製造方法において、前記第１、第２溝および前記各基板の前記第１ケース本体の中央側に位置する両角部には、角が取られて第１面取り部が形成されていることを特徴とする半導体装置の製造方法。

４４．請求項４１記載の半導体装置の製造方法において、前記第１、第２溝および前記各基板の前記第１ケース本体の中央側に位置する辺の少なくとも一部には凹凸が形成されていることを特徴とする半導体装置の製造方法。

４５．請求項４１記載の半導体装置の製造方法において、前記（ｂ）工程では、

前記複数の半導体チップを、前記各基板の長手方向に沿って並べて搭載することを特徴とする半導体装置の製造方法。

４６．請求項４５記載の半導体装置の製造方法において、前記各基板の前面側の一方の角部は角が取られて第３面取り部が形成されており、前記部品搭載面において、前記第３面取り部の近傍側に、コントローラ回路を有する半導体チップを搭載し、前記第３面取り部から離れた箇所に、前記コントローラ回路によって動作が制御されるメモリ回路を有する半導体チップを搭載することを特徴とする半導体装置の製造方法。

４７．請求項４５記載の半導体装置の製造方法において、前記基板の前面側の一方の角部は角が取られて第３面取り部が形成されており、前記部品搭載面において、前記第３面取り部の近傍側に、前記複数の半導体チップのうち、相対的に小さな半導体チップを搭載し、前記第３面取り部から離れた箇所に、前記複数の半導体チップのうち、相対的に大きな半導体チップを搭載することを特徴とする半導体装置の製造方法。

４８．請求項４７記載の半導体装置の製造方法において、前記相対的に小さな半導体チップにはコントローラ回路が形成され、前記相対的に大きな半導体チップには前記コントローラ回路によって動作が制御されるメモリ回路が形成されていることを特徴とする半導体装置の製造方法。

図 1

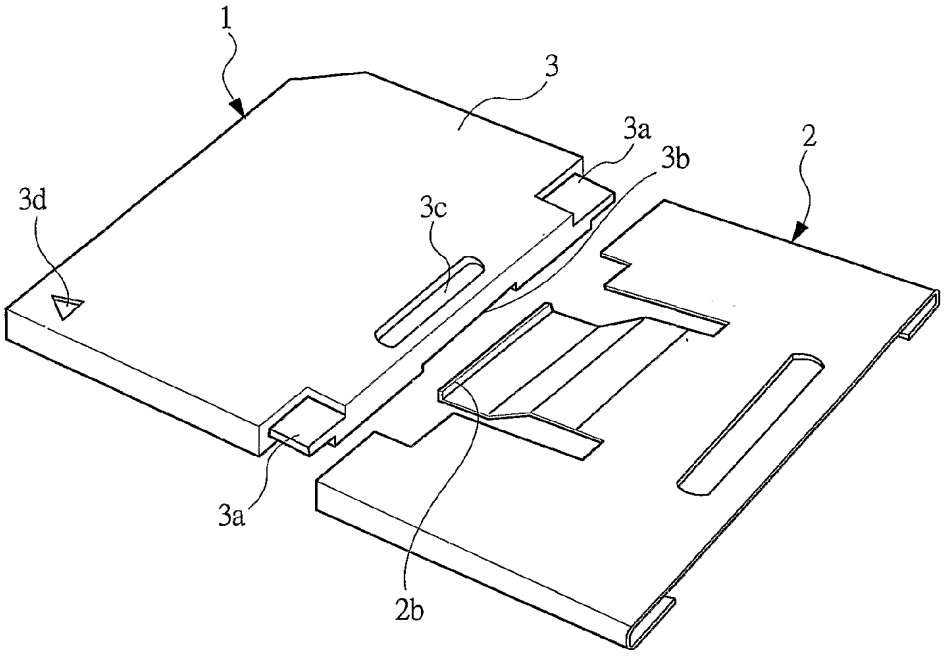


図 2

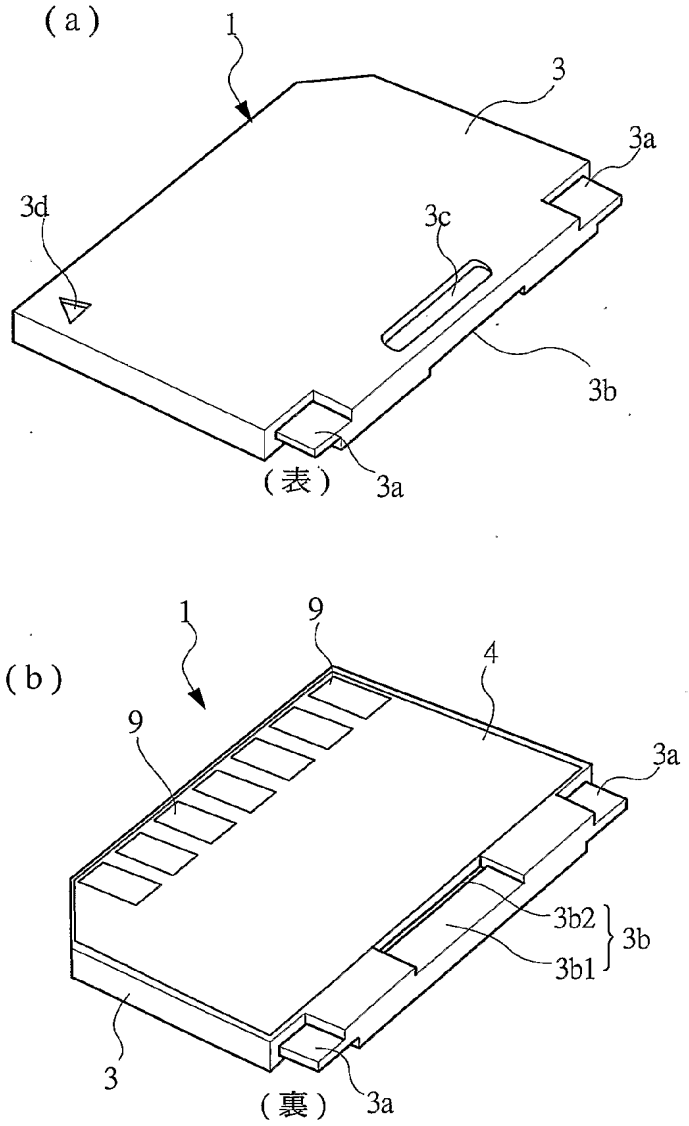


図 3

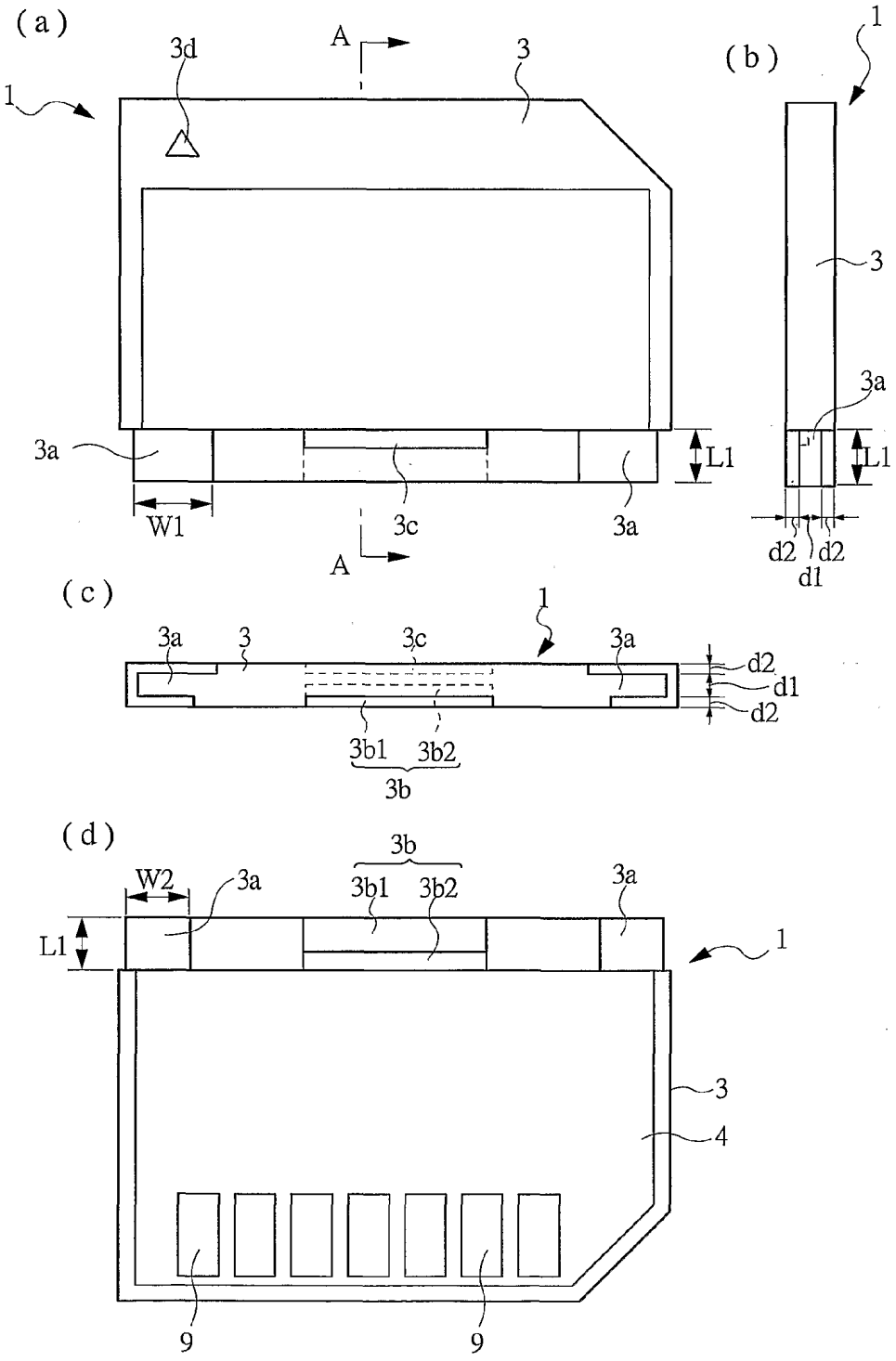

(a)
3d
A
3
1
3a
L1
W1
3c
3a
A
(b)
1
3
3a
L1
d2
d2
d1
(c)
3a
3
3c
1
3a
d2
d1
d2
3b1
3b2
3b
(d)
3b
W2
3a
3b1
3b2
3a
L1
1
3
4
9
9

図 4

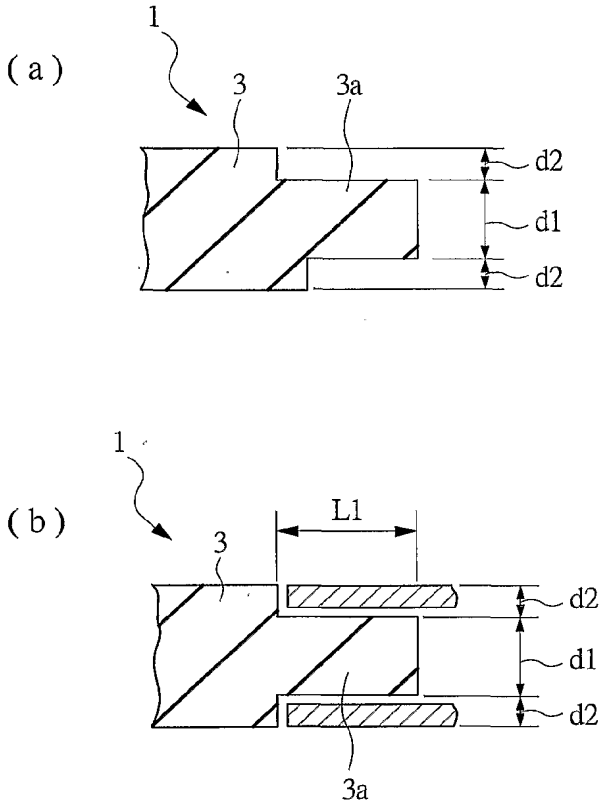


図 5

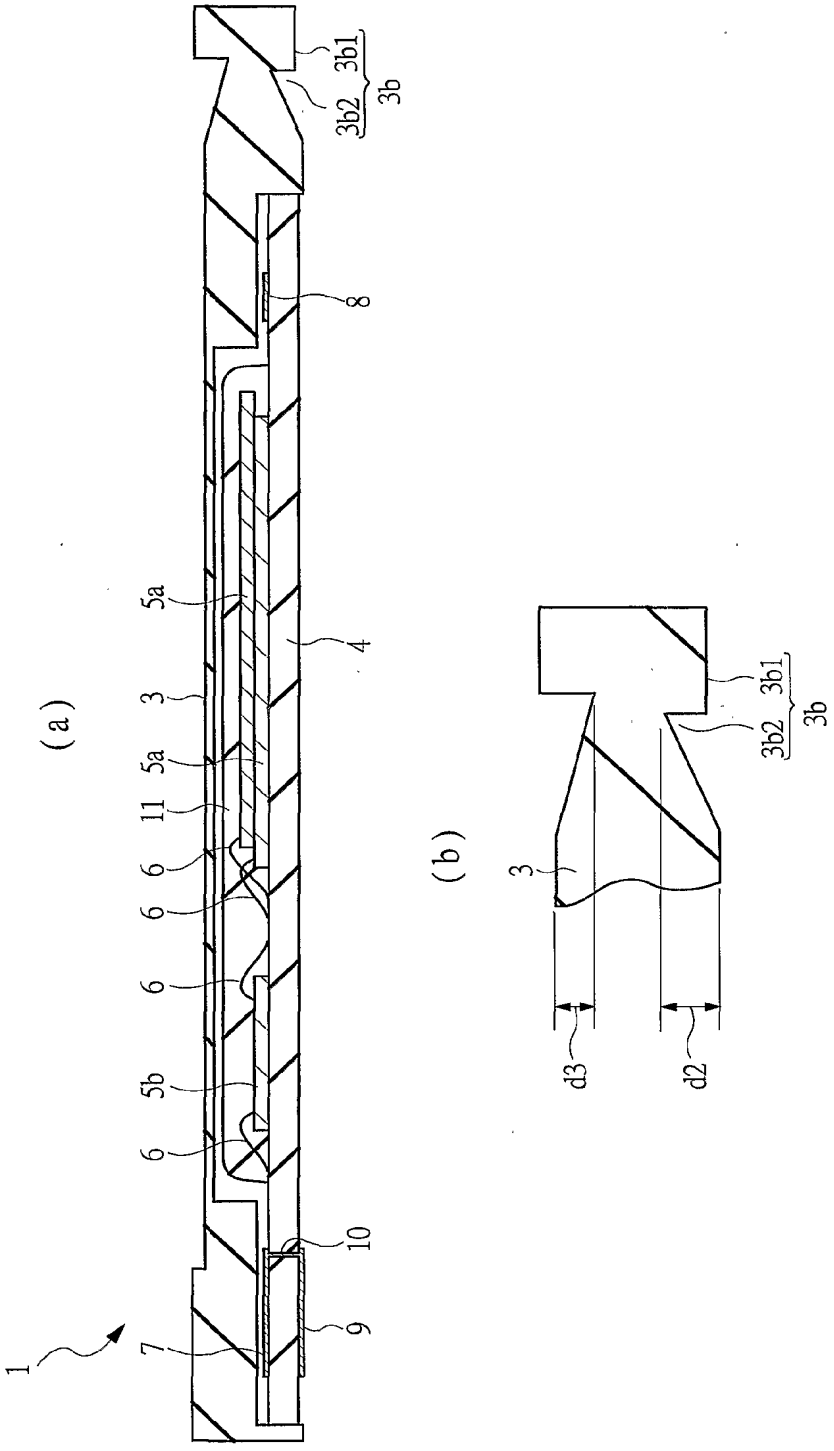


図 6

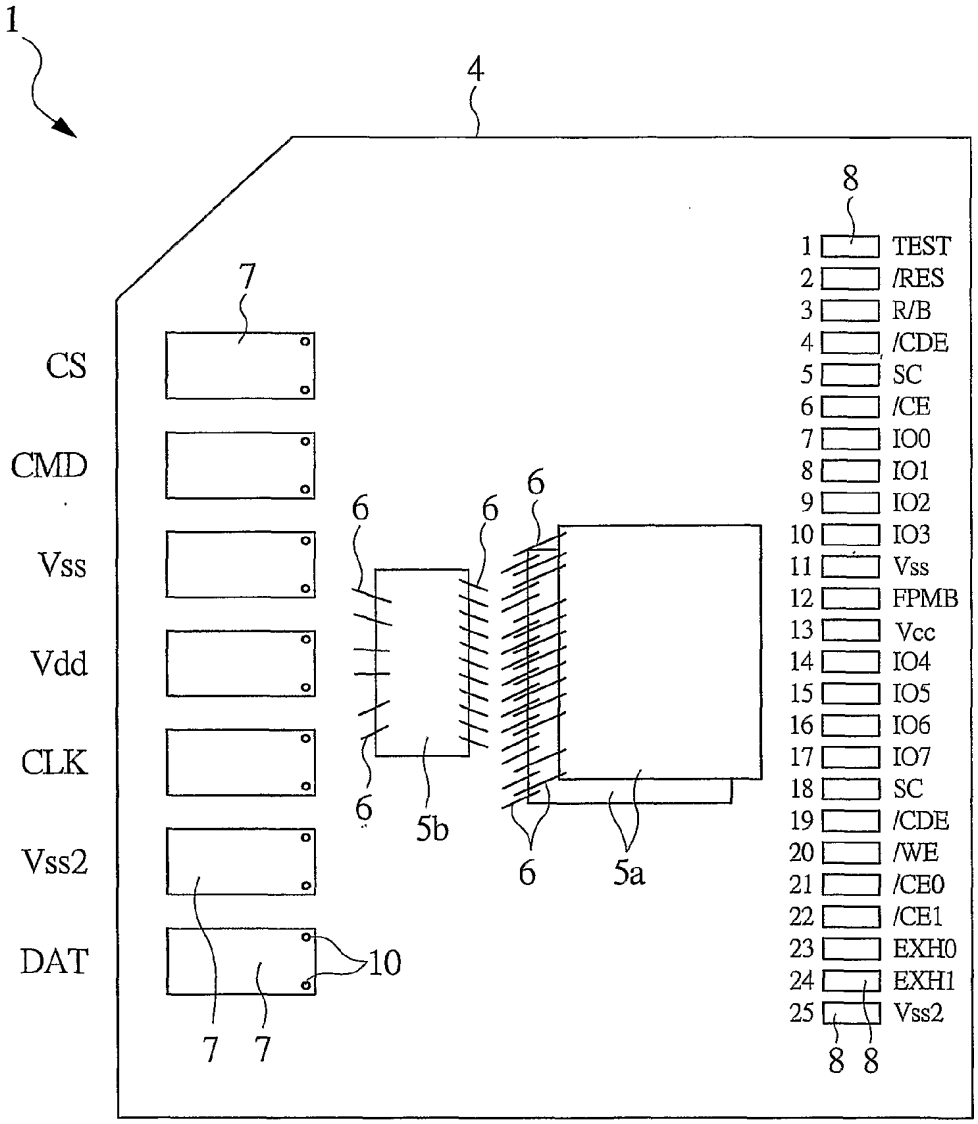

1
4
8
7
CS
CMD
Vss
Vdd
CLK
Vss2
DAT
6
5b
5a
10
1 TEST
2 /RES
3 R/B
4 /CDE
5 SC
6 /CE
7 IO0
8 IO1
9 IO2
10 IO3
11 Vss
12 FPMB
13 Vcc
14 IO4
15 IO5
16 IO6
17 IO7
18 SC
19 /CDE
20 /WE
21 /CE0
22 /CE1
23 EXH0
24 EXH1
25 Vss2

図 7

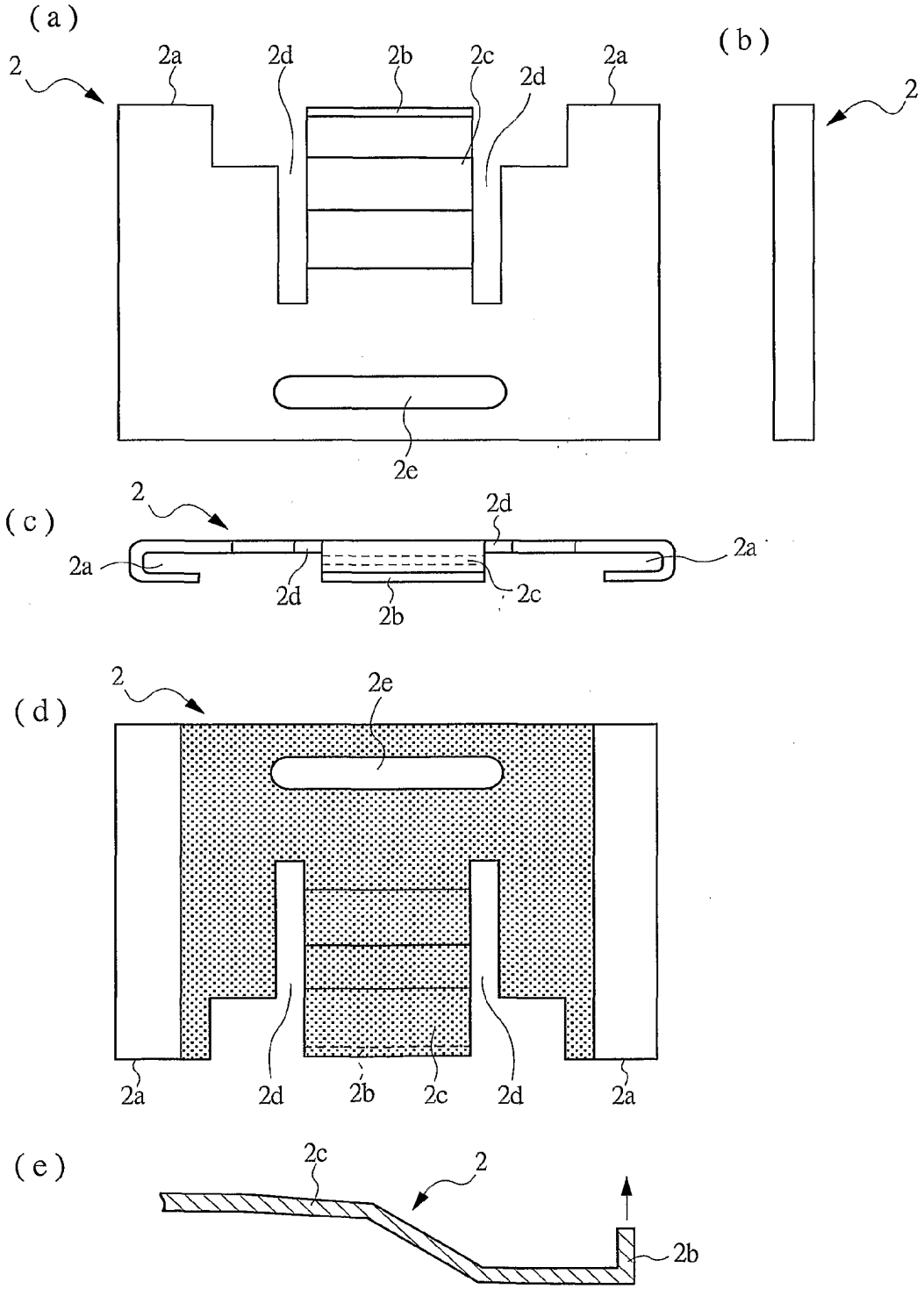

(a)
2
2a
2d
2b
2c
2d
2a
2e
(b)
2
(c)
2
2d
2a
2a
2d
2b
2c
(d)
2
2e
2a
2d
2b
2c
2d
2a
(e)
2c
2
2b

図 8

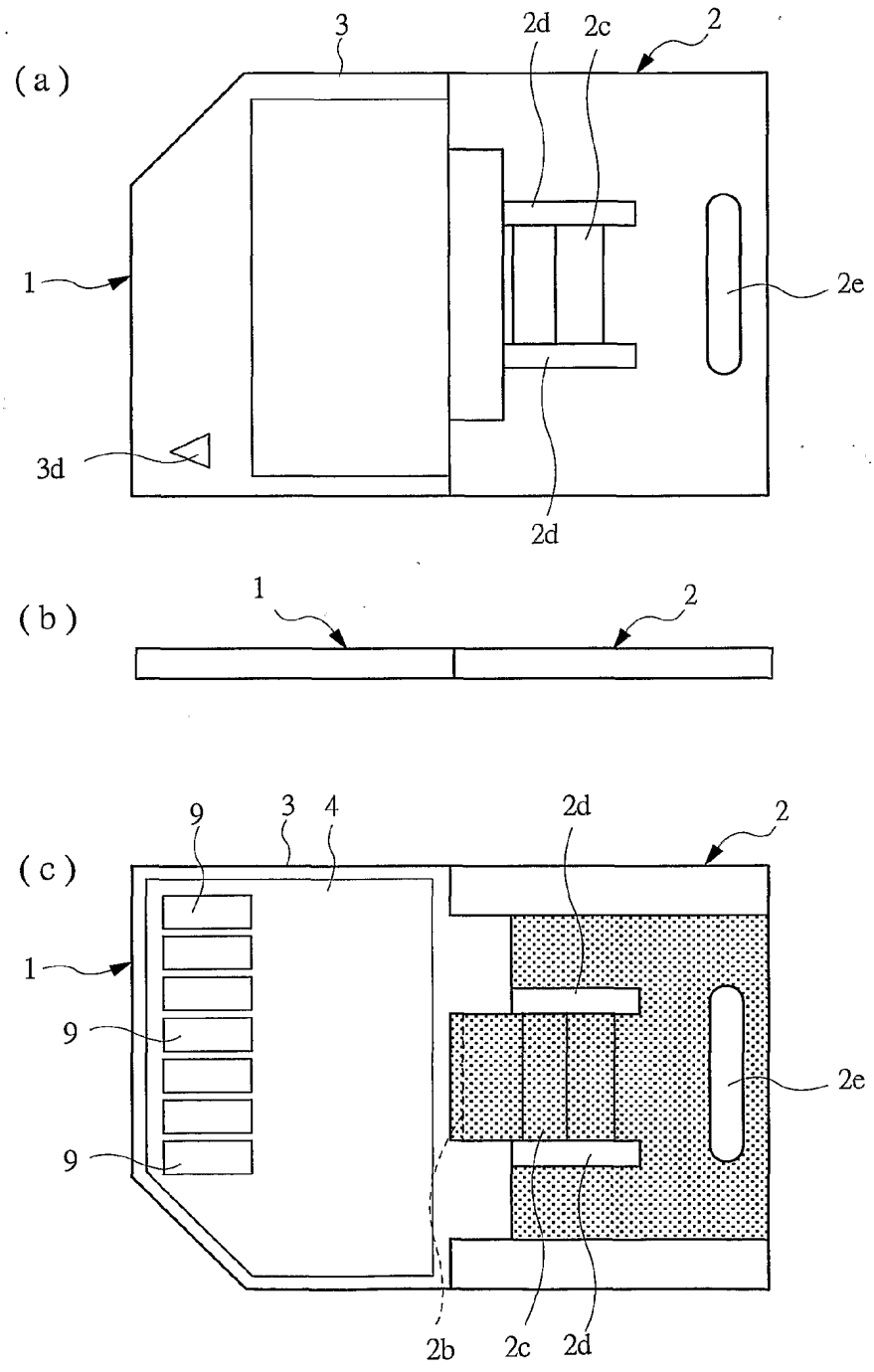


図 9

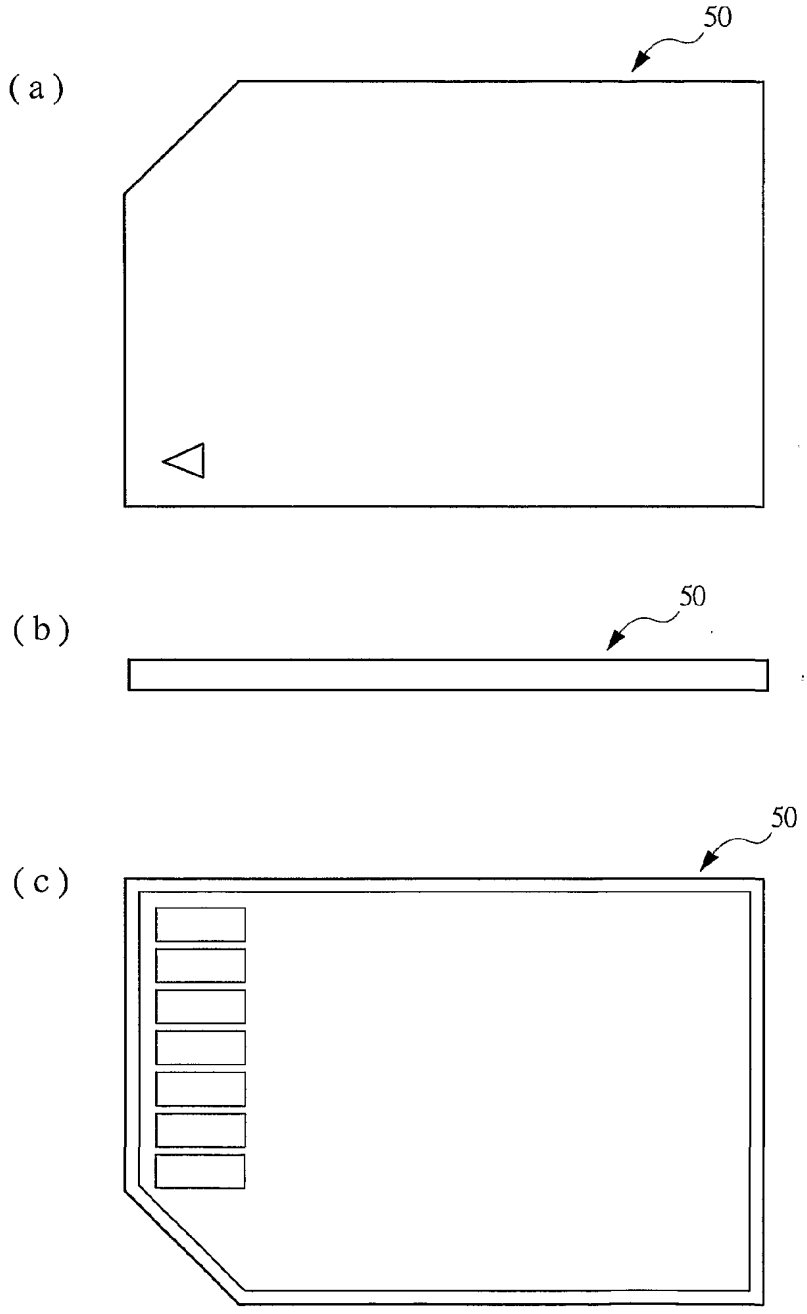


図 10

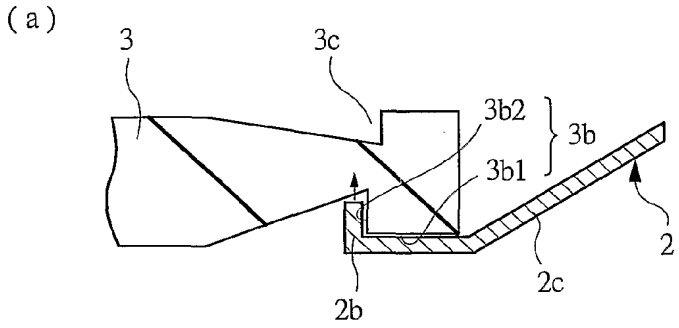


図 11

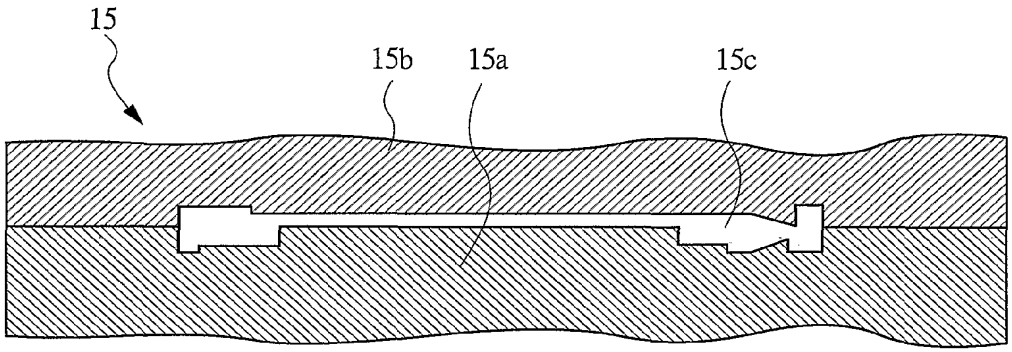


図 12

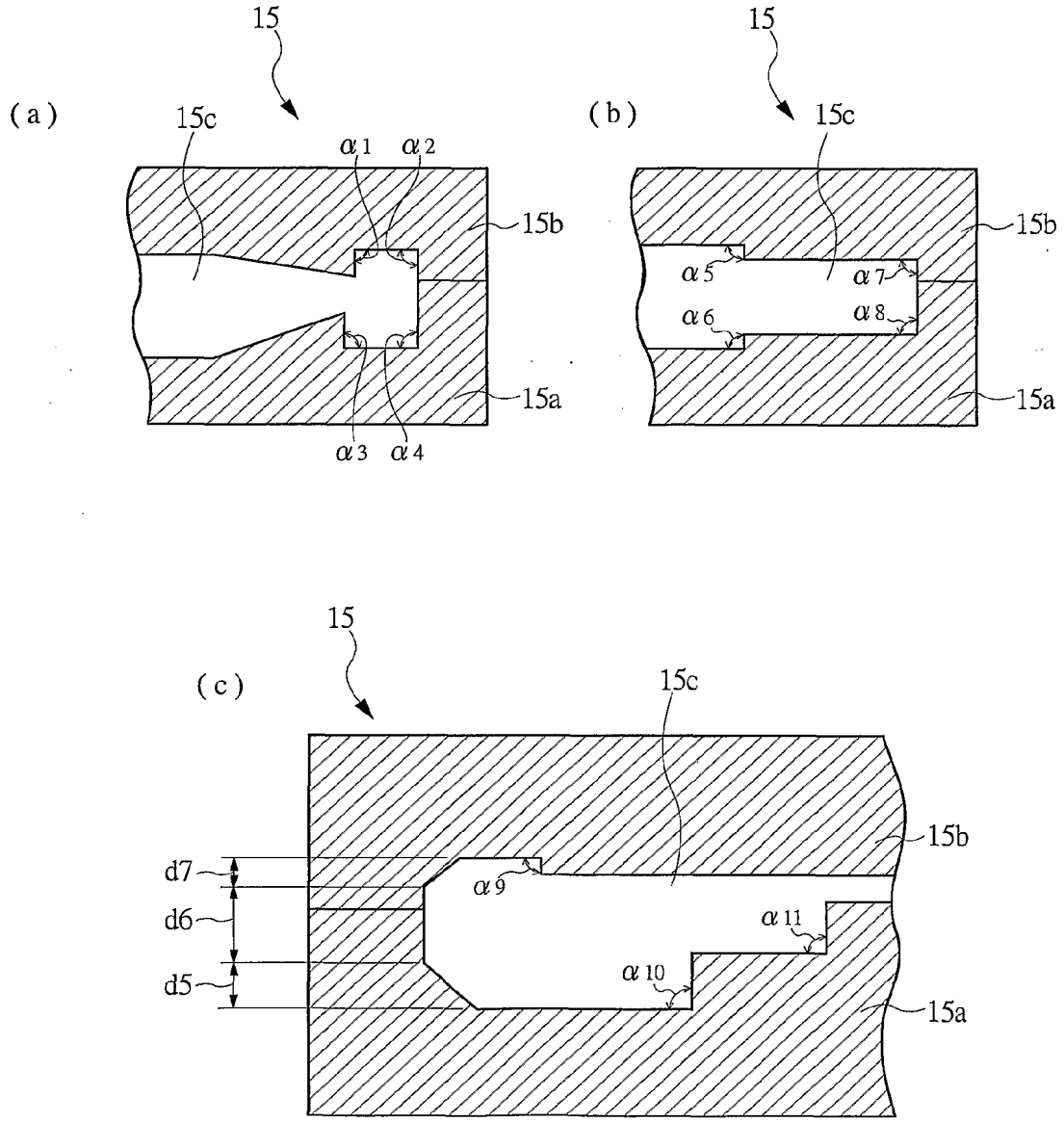
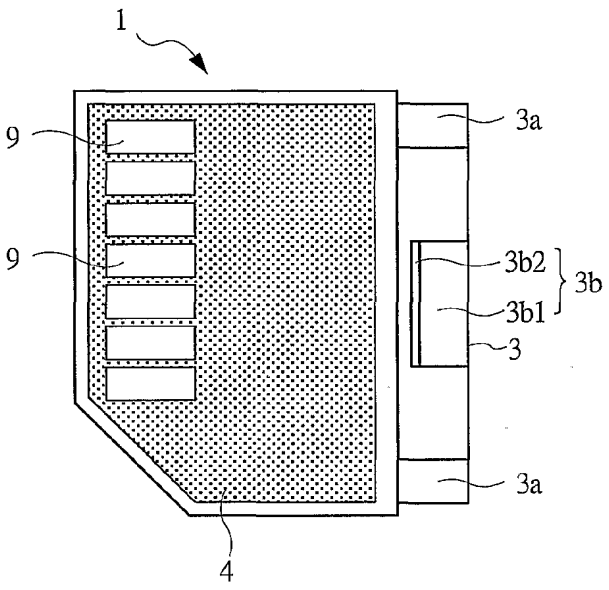

(a)
15
15c
α1
α2
15b
15a
α3
α4
(b)
15
15c
15b
α5
α7
α6
α8
15a
(c)
15
15c
15b
d7
d6
d5
α9
α11
α10
15a

図 13

(a)



(b)

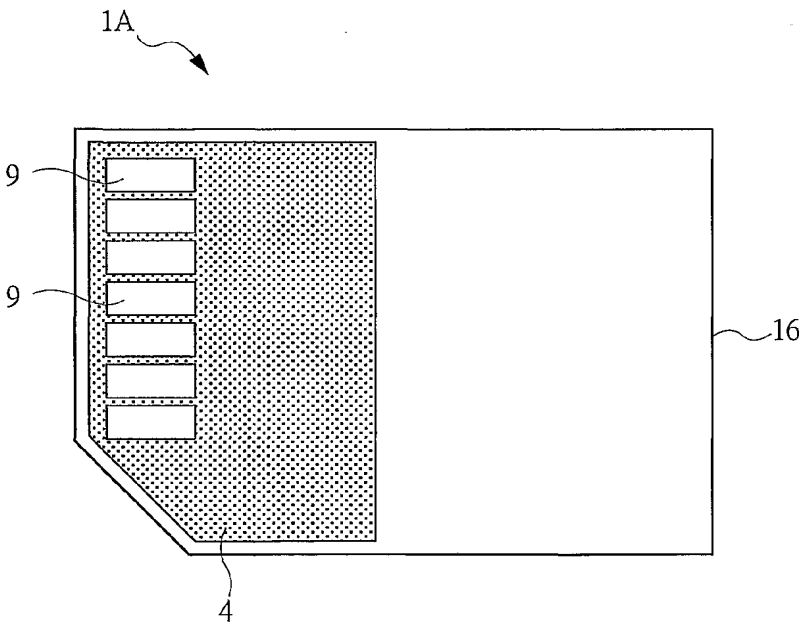


図 14

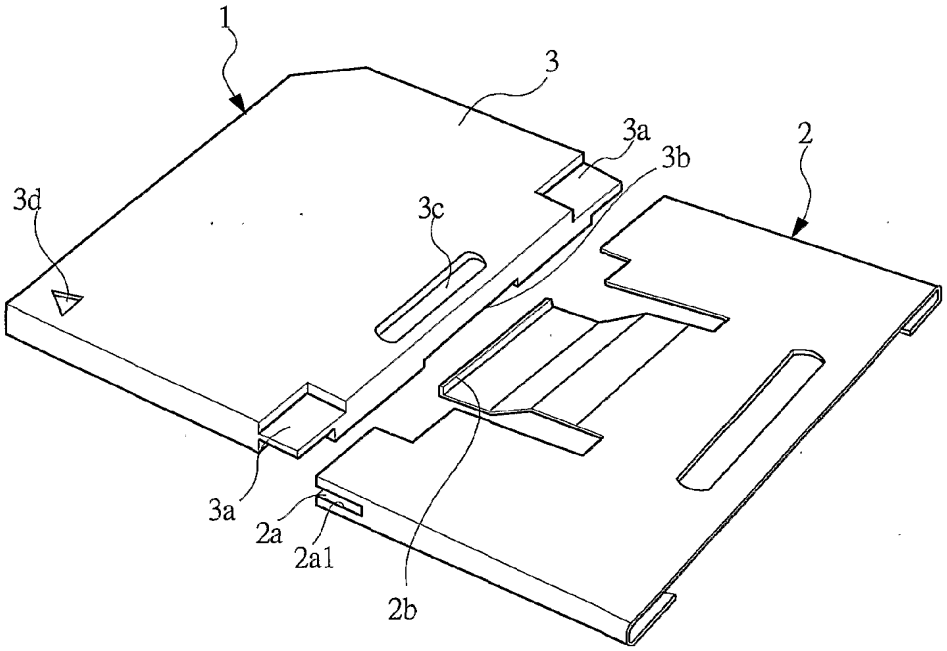


図 15

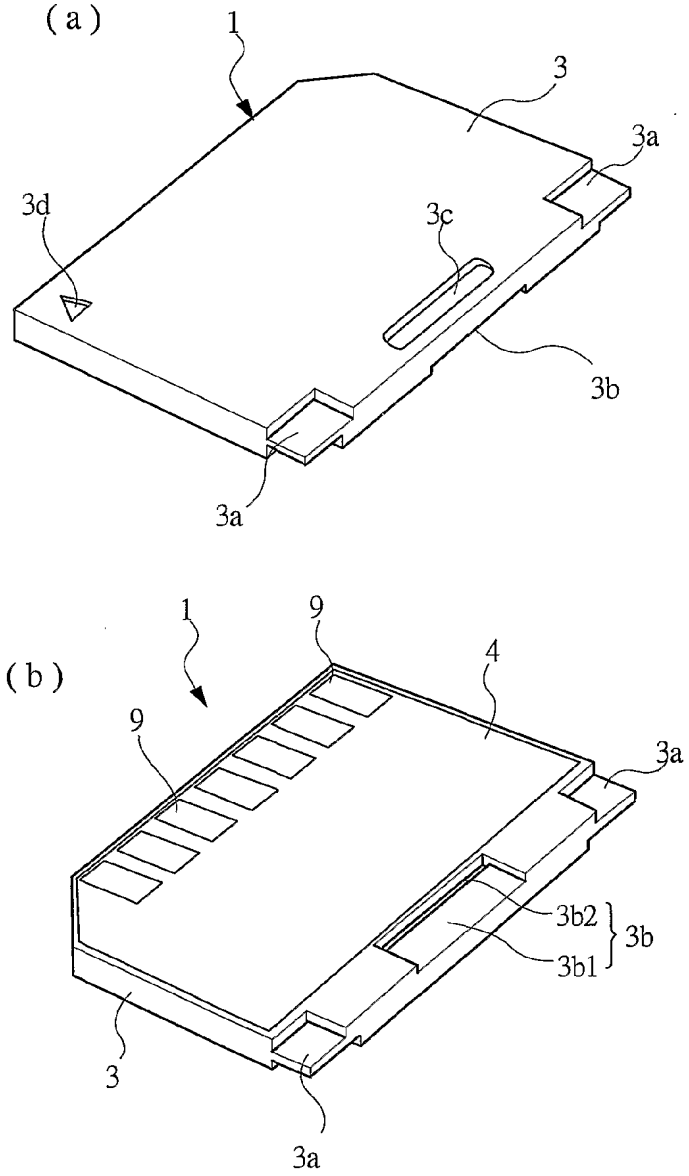


図 16

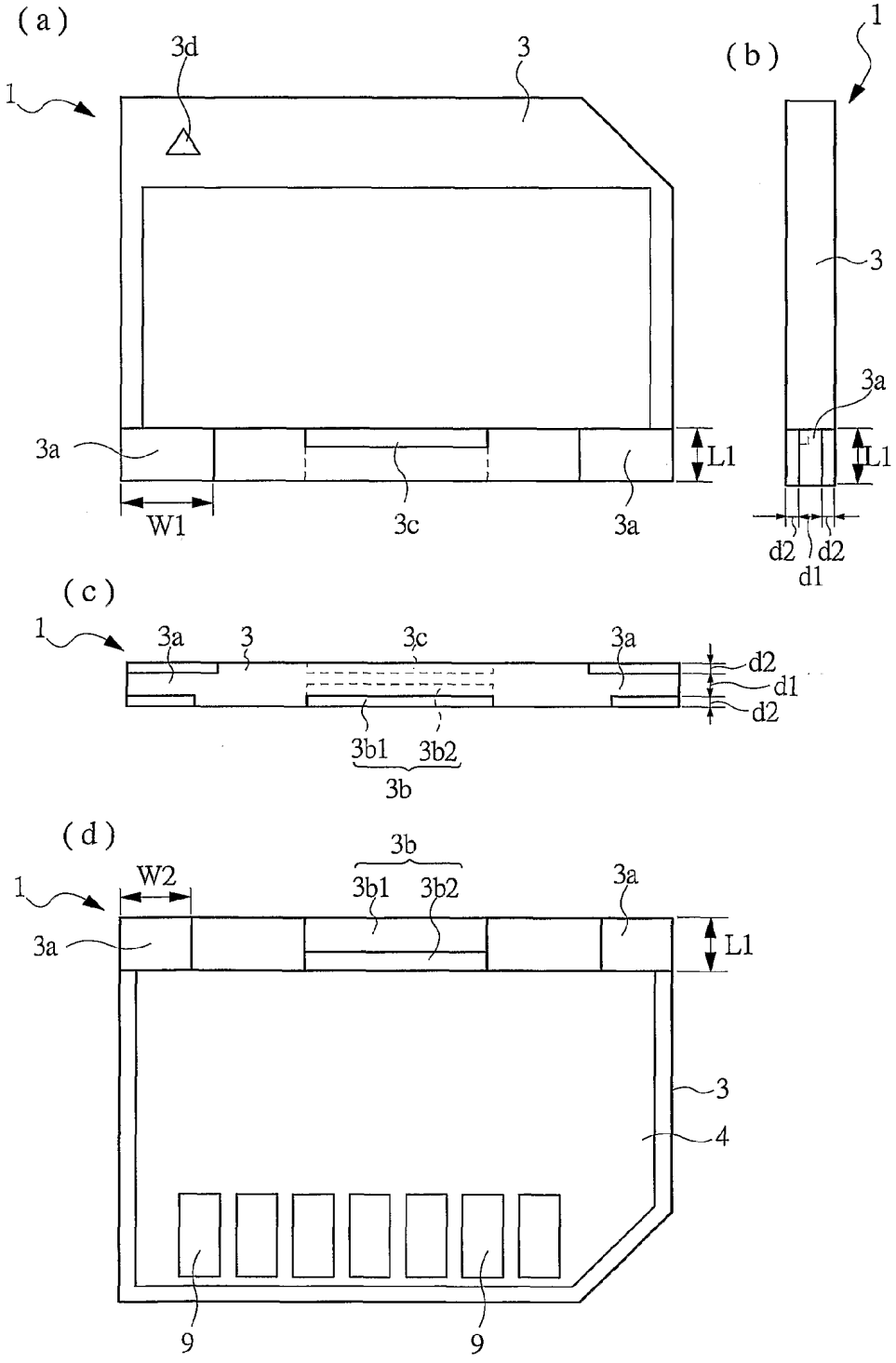

(a)
3d
3
1
3a
L1
W1
3c
3a
(b)
1
3
3a
L1
d2
d2
d1
(c)
1
3a
3
3c
3a
d2
d1
d2
3b1
3b2
3b
(d)
3b
W2
3b1
3b2
3a
1
3a
L1
3
4
9
9

図 17

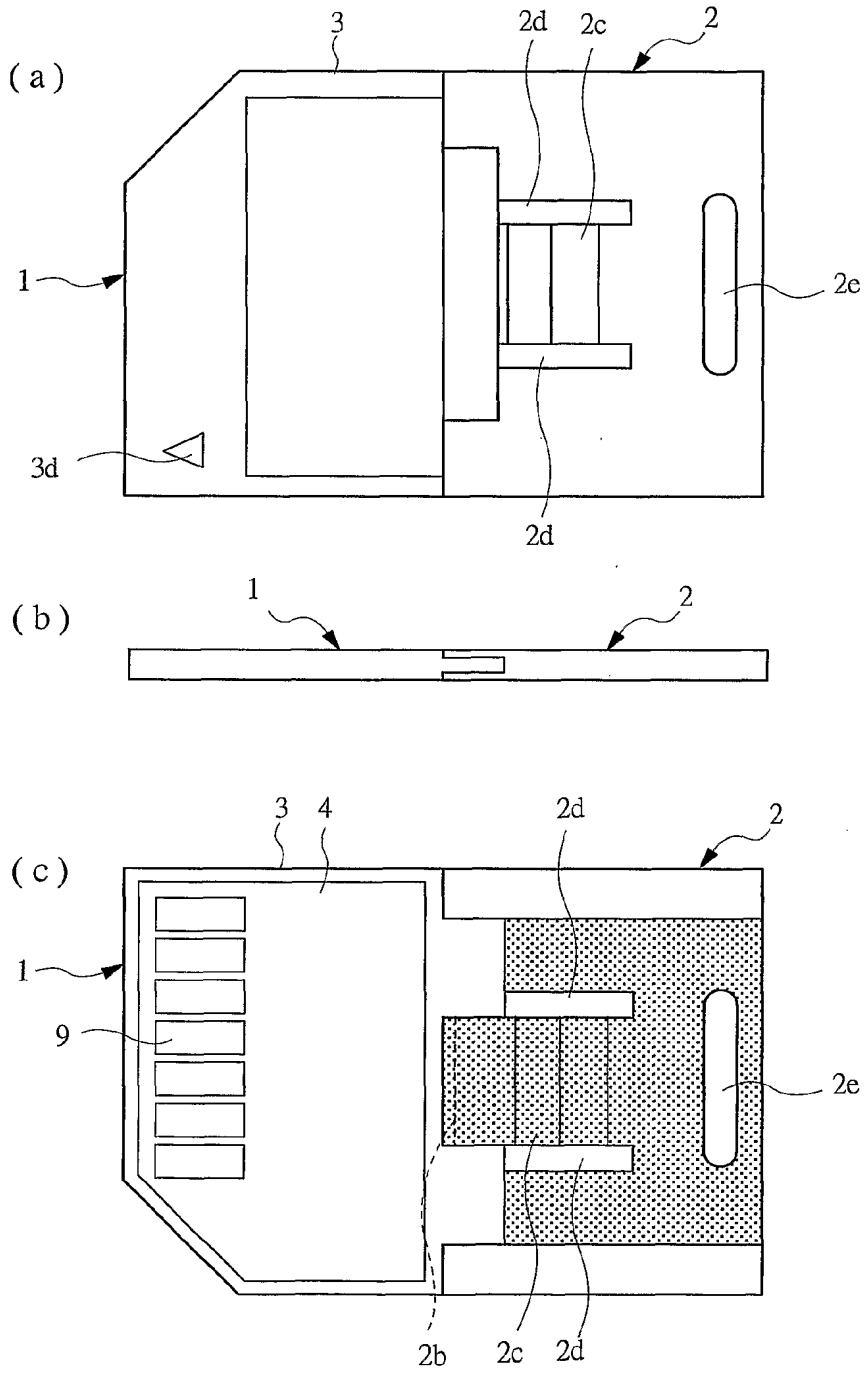


図 18

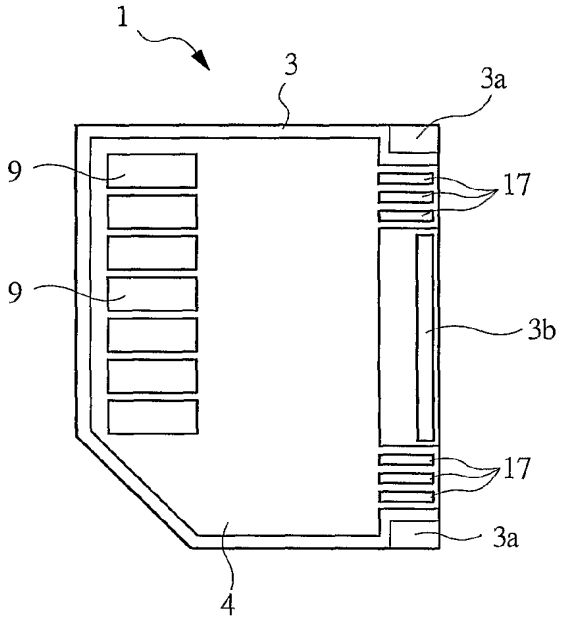


図 19

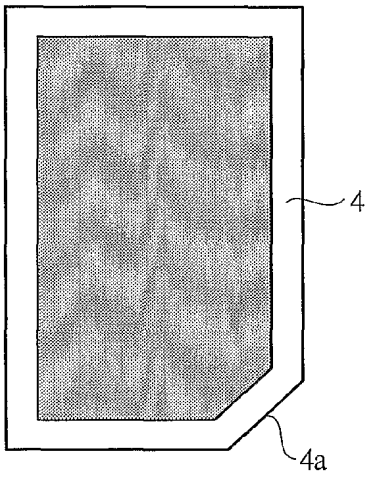


図 20

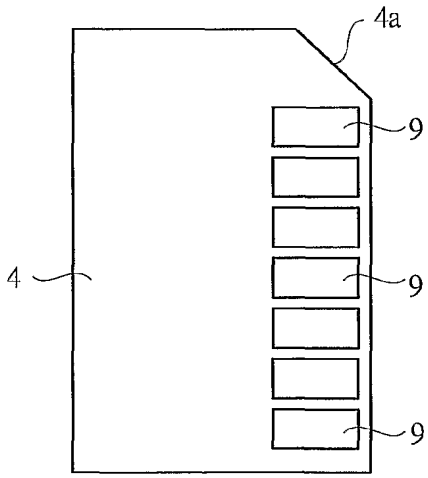


図 21

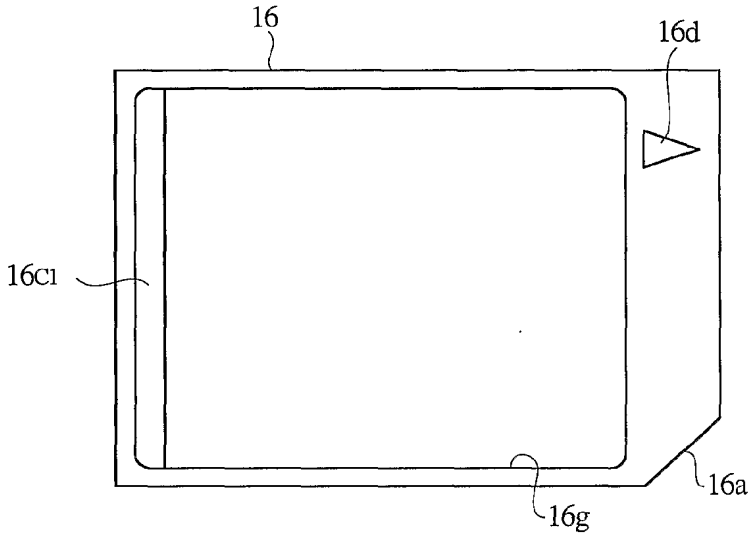


図 22

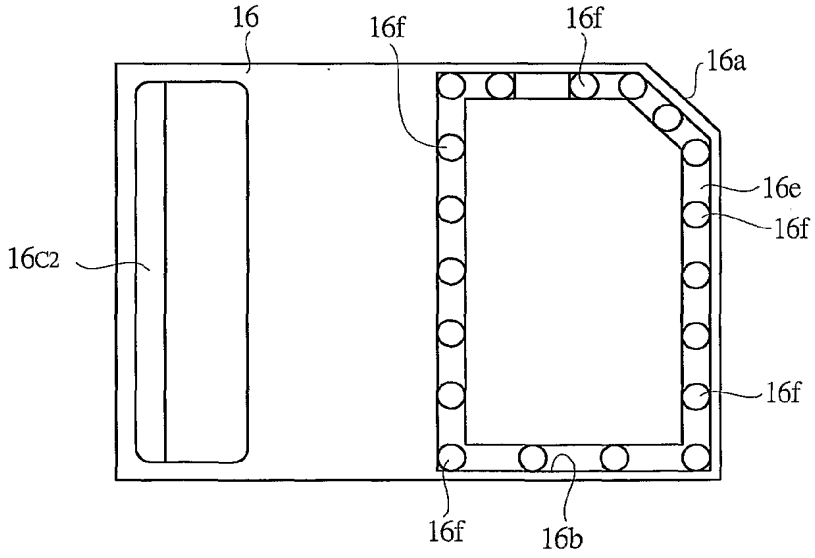


図 23

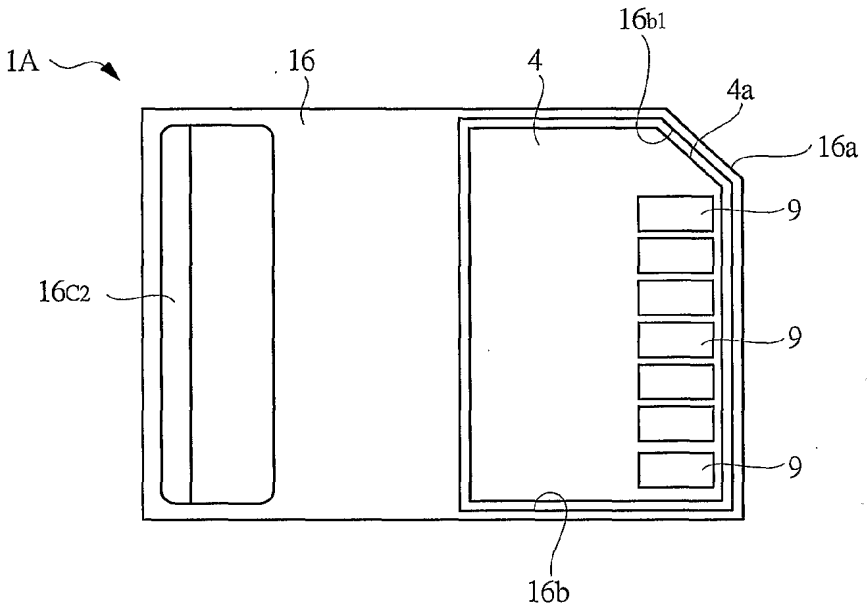


図 24

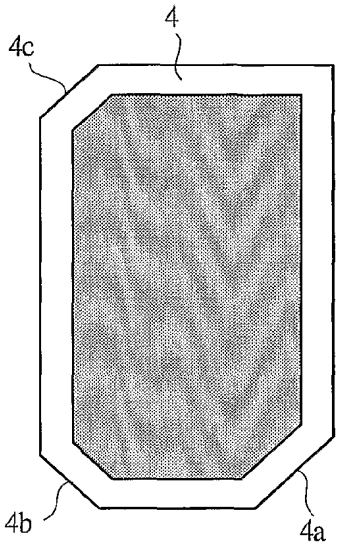


図 25

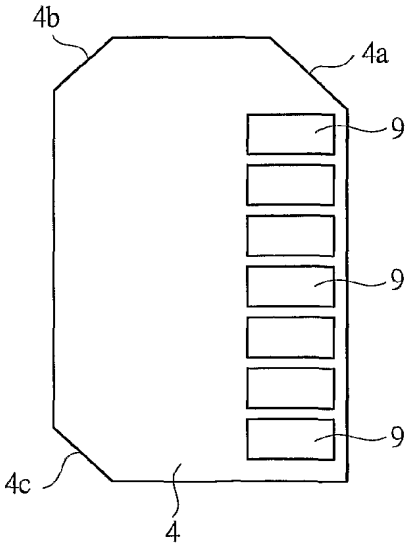


図 26

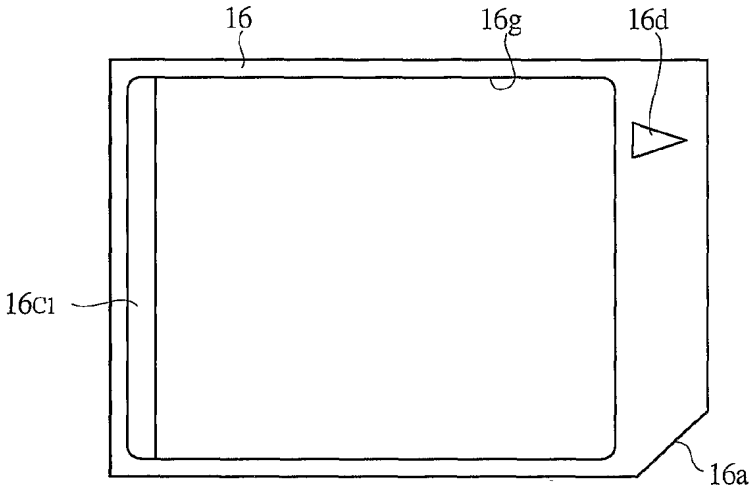

16
16g
16d
16c1
16a

図 27

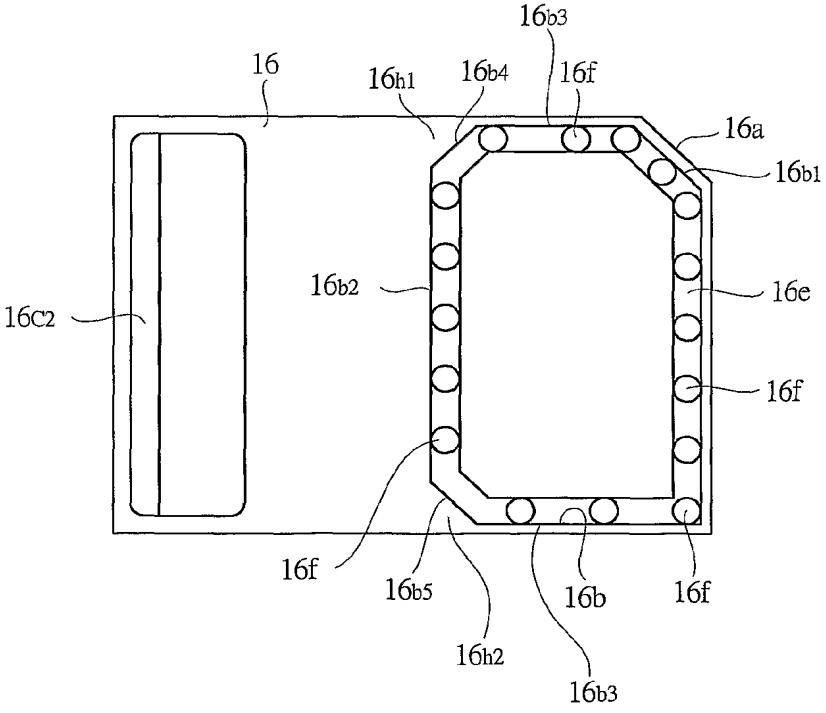

16b3
16
16h1
16b4
16f
16a
16b1
16b2
16e
16c2
16f
16f
16b5
16b
16f
16h2
16b3

図 28

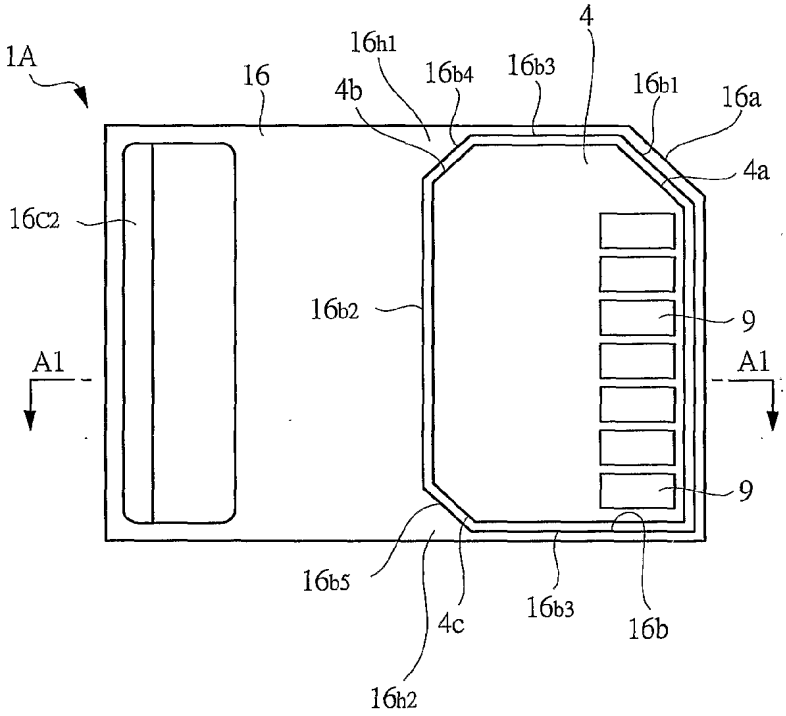

1A
16
16h1
4b
16b4
16b3
4
16b1
16a
4a
16C2
16b2
9
A1
A1
9
16b5
4c
16b3
16b
16h2

図 29

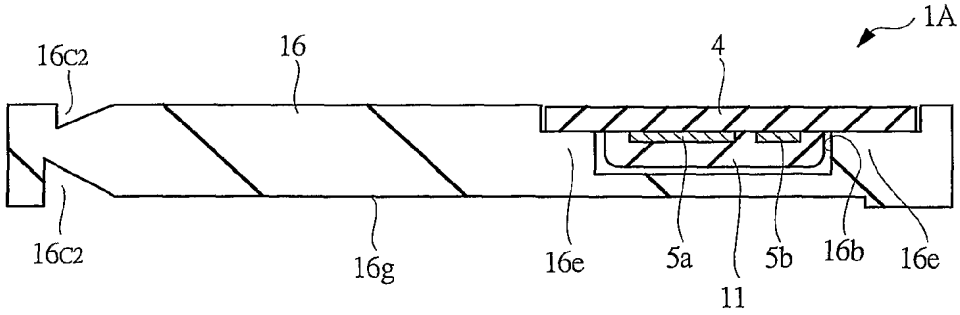

1A
16C2
16
4
16C2
16g
16e
5a
11
5b
16b
16e

図 30

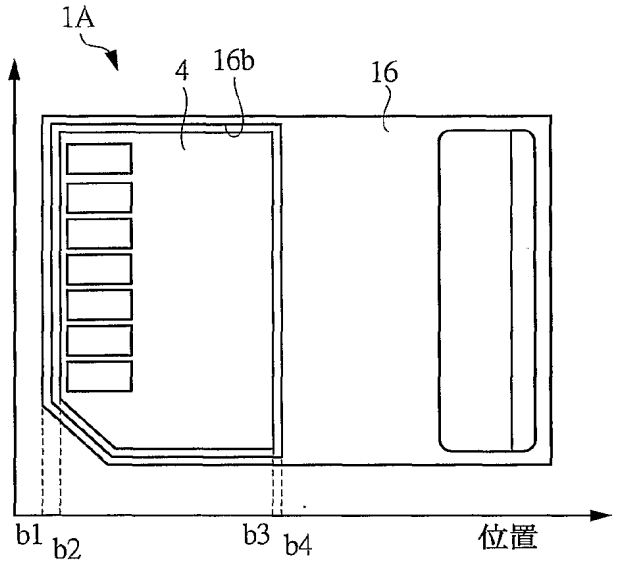

1A
4
16b
16
b1
b2
b3
b4
位置

図 31

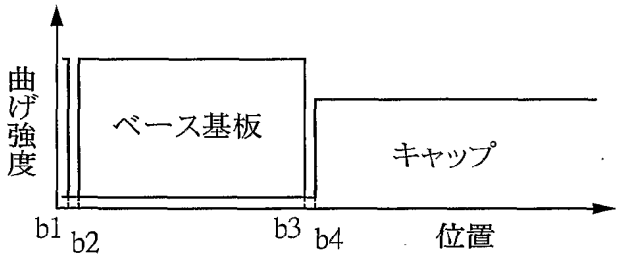

曲げ強度
ベース基板
キャップ
b1
b2
b3
b4
位置

図 32

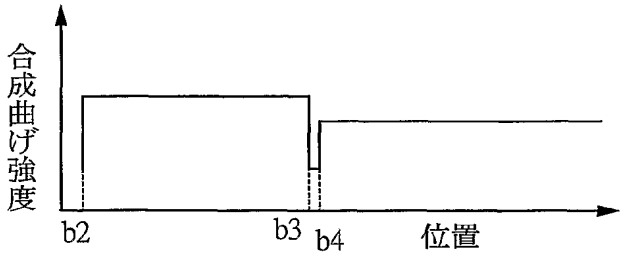

合成曲げ強度
b2
b3
b4
位置

図 33

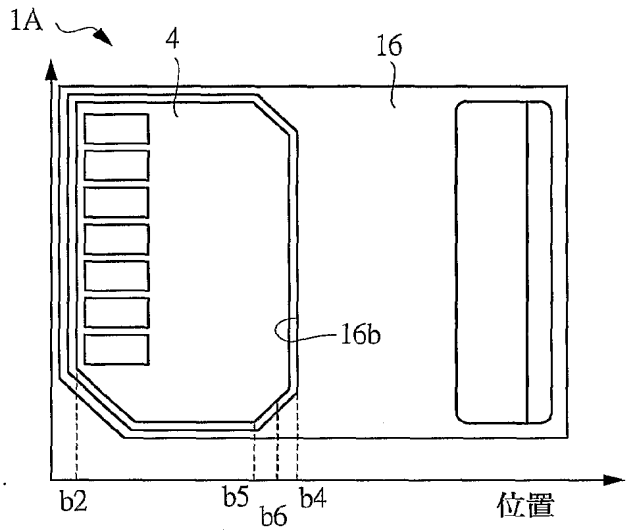

1A
4
16
16b
b2
b5
b6
b4
位置

図 34

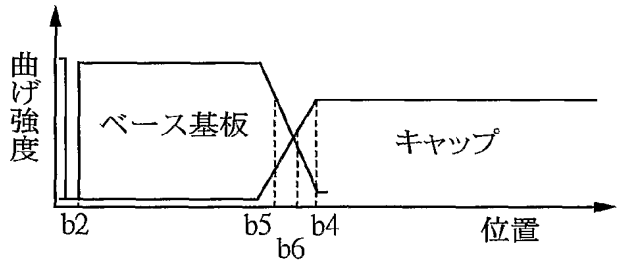

曲げ強度
ベース基板
キャップ
b2
b5
b6
b4
位置

図 35

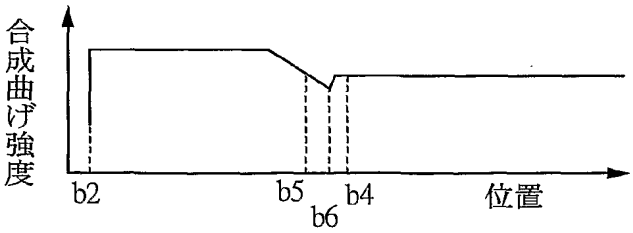

合成曲げ強度
b2
b5
b6
b4
位置

図 36

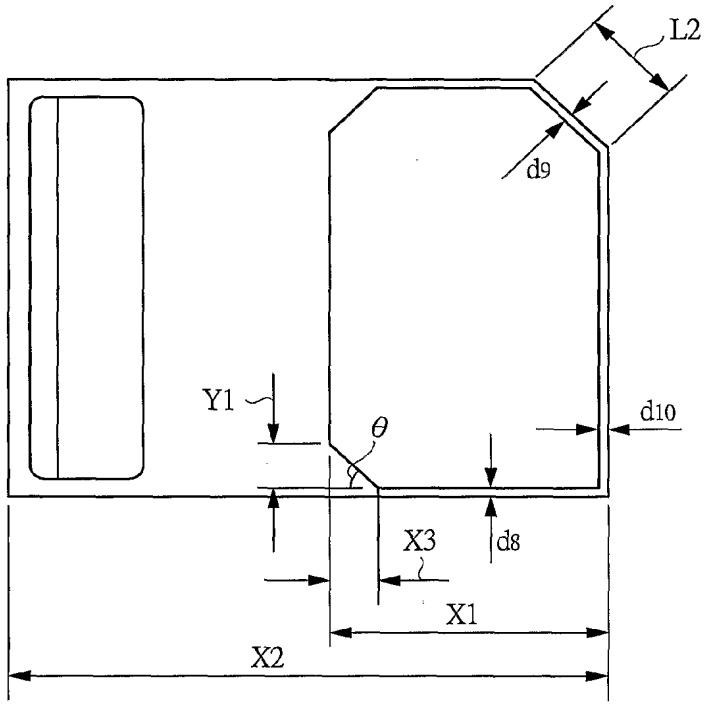

L2
d9
Y1
θ
d10
X3
d8
X1
X2

図 37

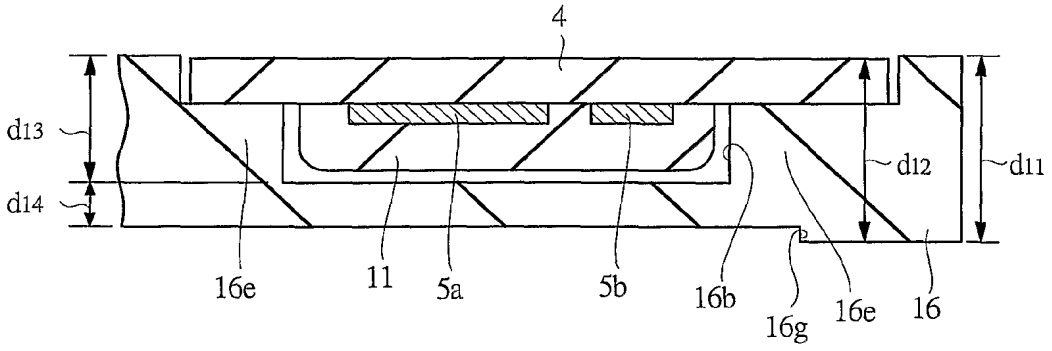

4
d13
d14
d12
d11
16e
11
5a
5b
16b
16g
16e
16

図 38

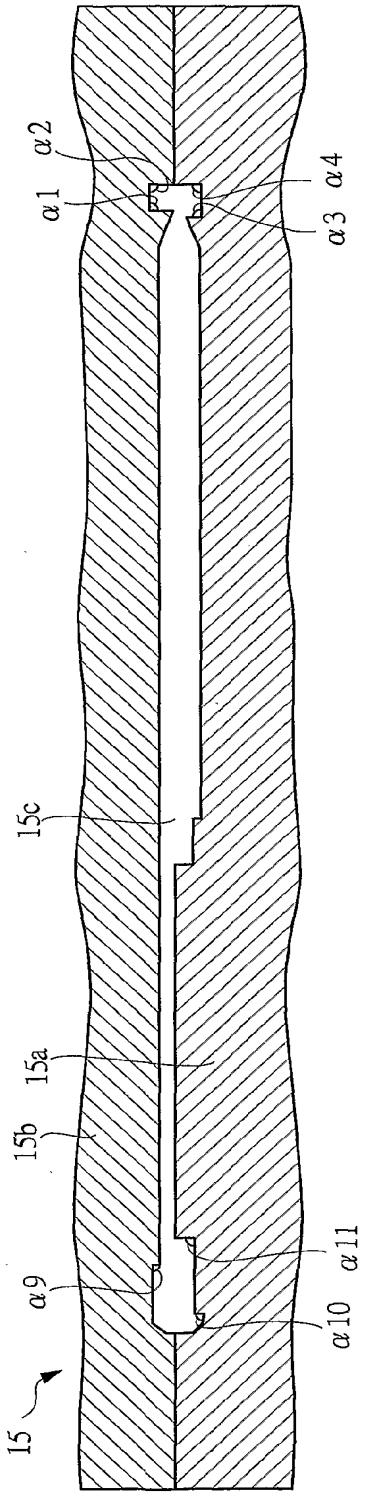


図 39

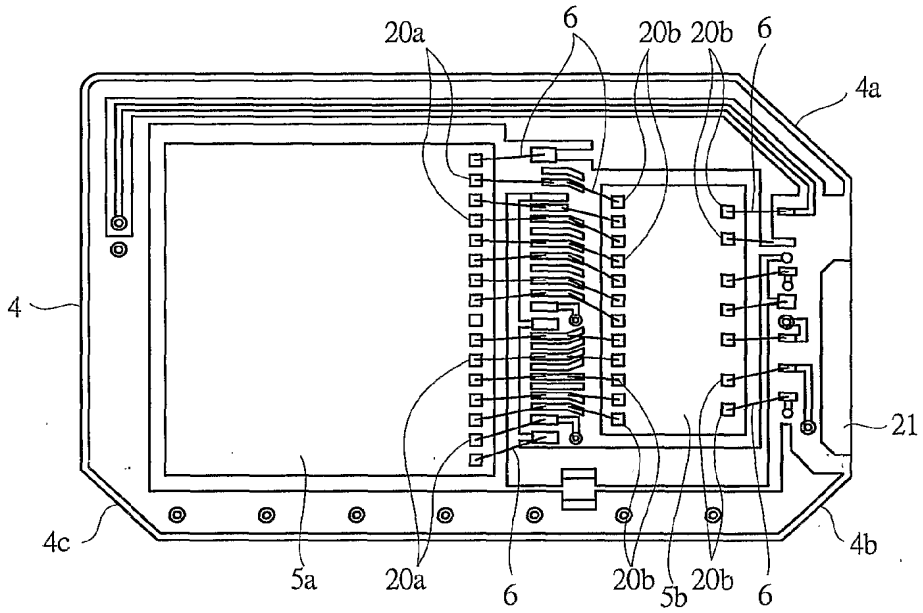

20a
6
20b
20b
6
4a
4
21
4c
5a
20a
6
20b
5b
20b
6
4b

図 40

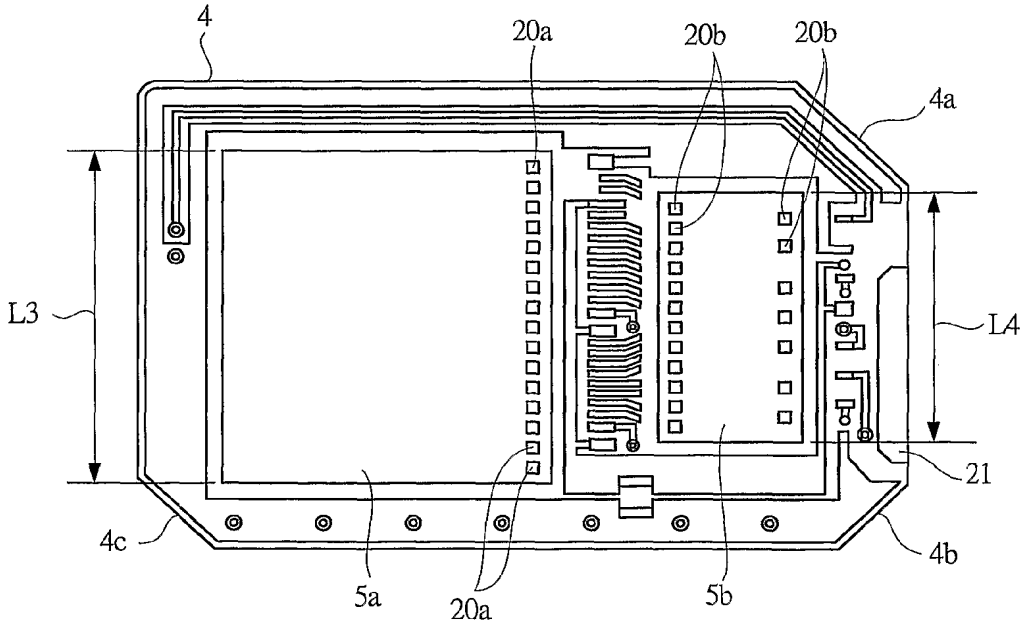

4
20a
20b
20b
4a
L3
L4
21
4c
4b
5a
20a
5b

図 41

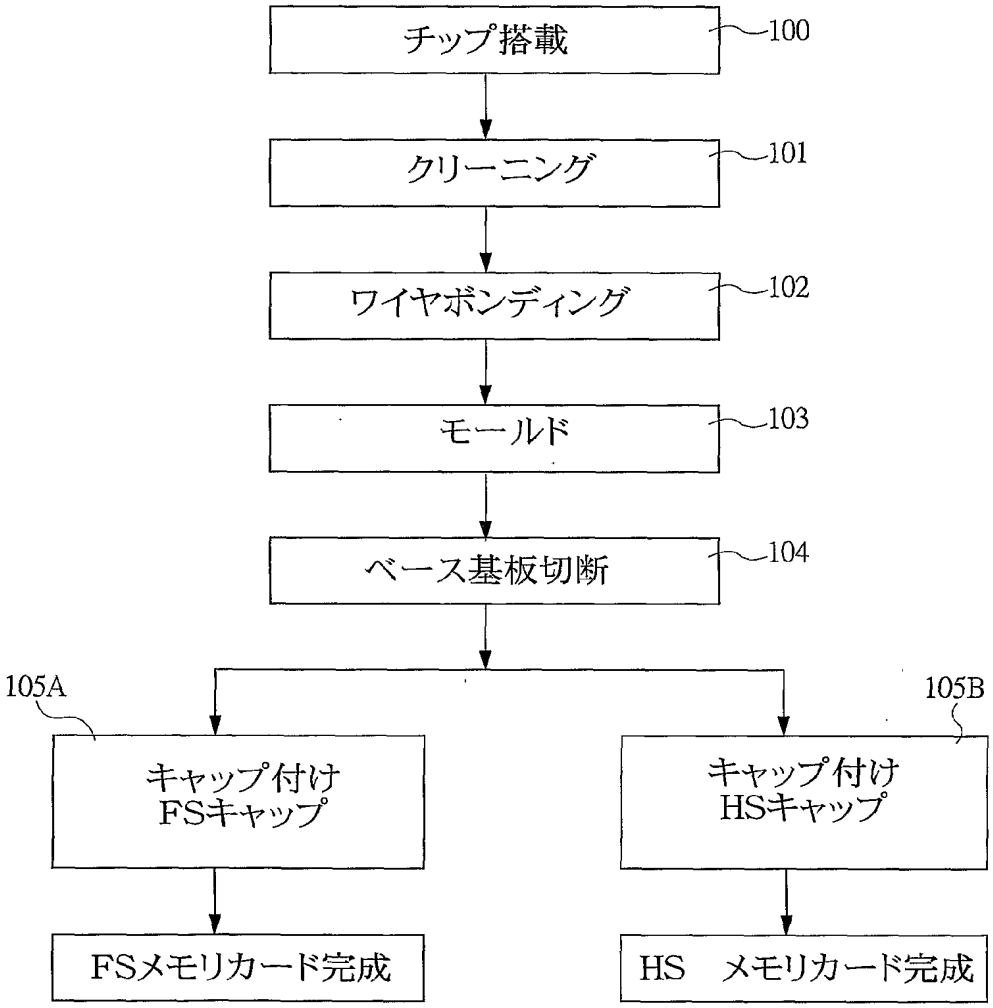

チップ搭載
100
クリーニング
101
ワイヤボンディング
102
モールド
103
ベース基板切断
104
105A
105B
キャップ付け
FSキャップ
キャップ付け
HSキャップ
FSメモリカード完成
HS メモリカード完成

図 42

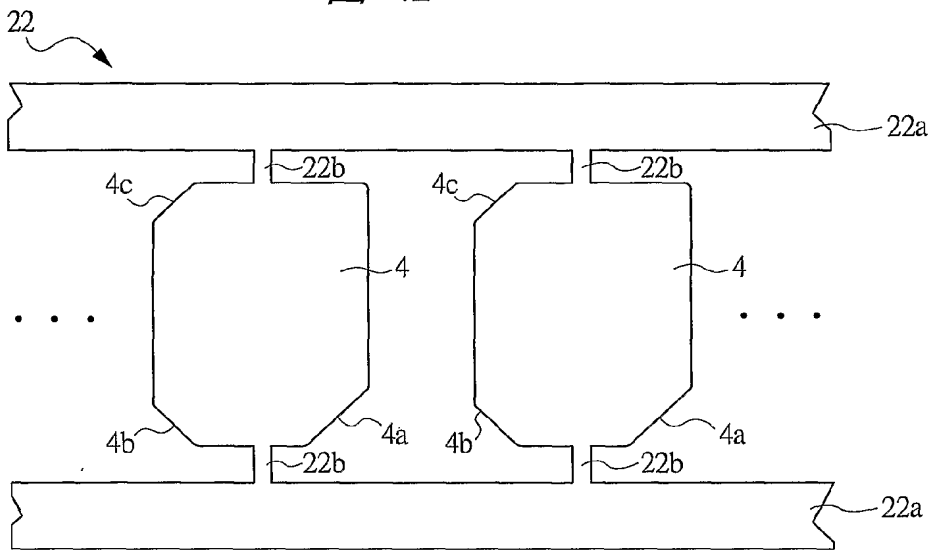

22
22a
22b
4c
4
4b
4a
22b
22a

図 43

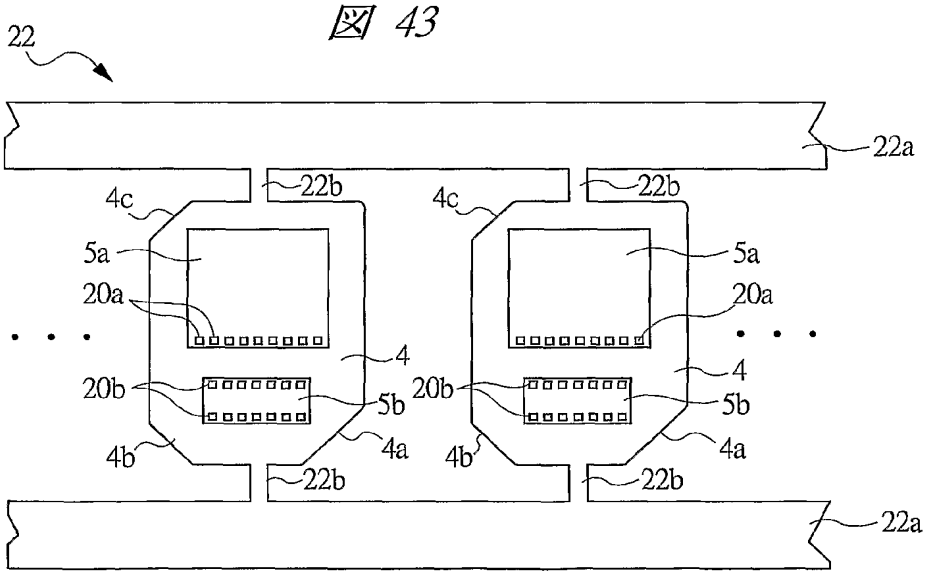

22
22a
22b
4c
5a
20a
4
20b
5b
4b
4a
22b
22a

図 44

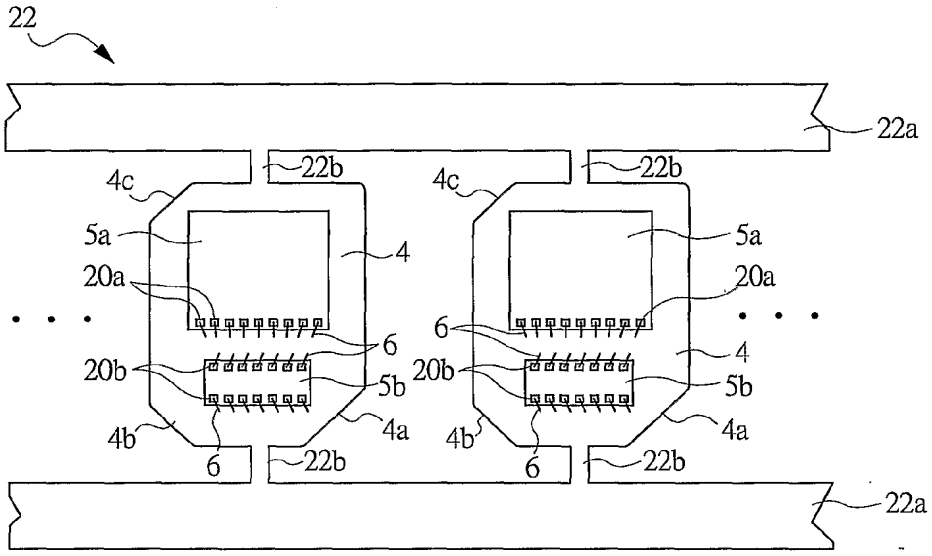

22
22a
22b
4c
5a
20a
4
6
20b
5b
4a
4b
6
22b
22a

図 45

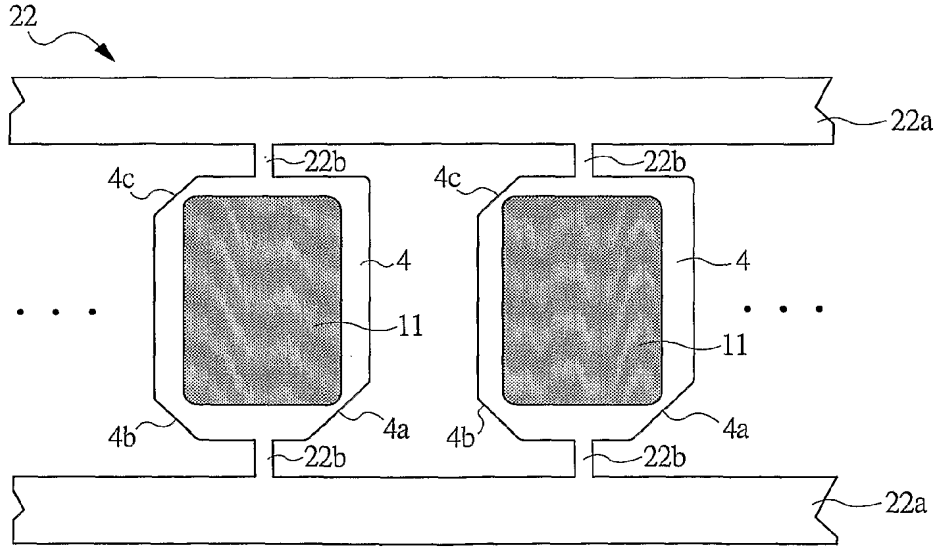

22
22a
22b
4c
4
11
4a
4b
22b
22a

図 46

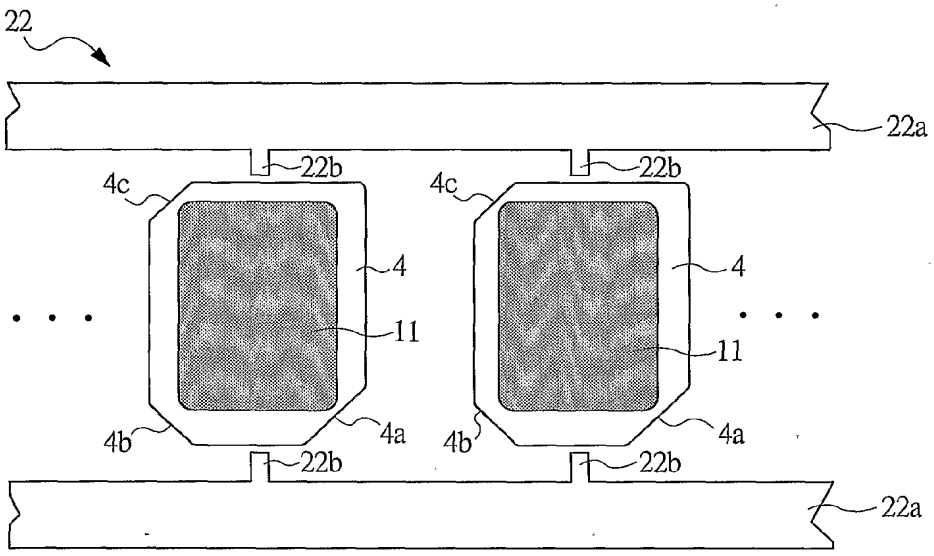


図 47

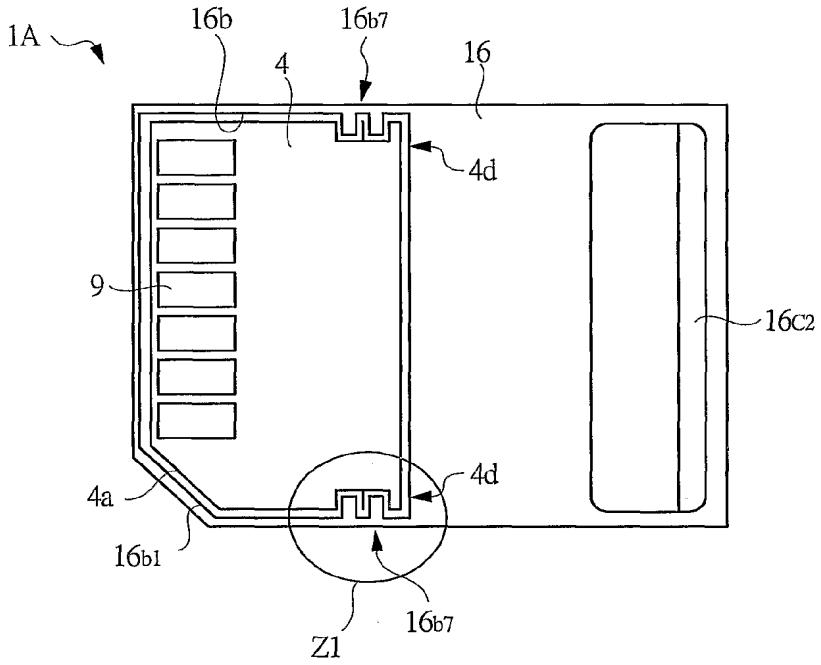


図 48

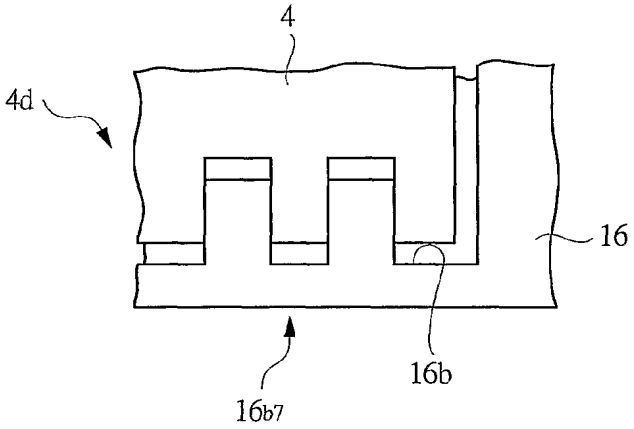


図 49

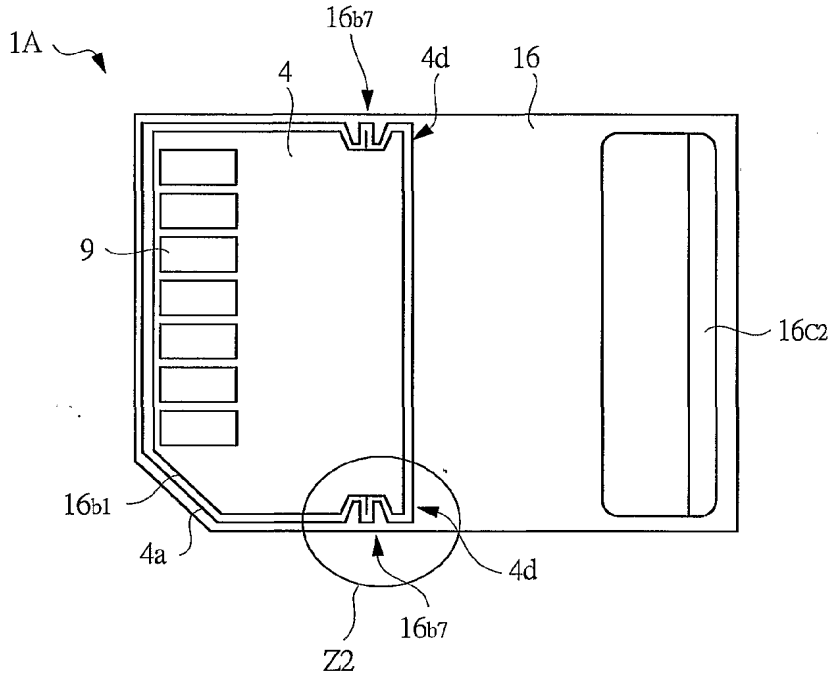


図 50

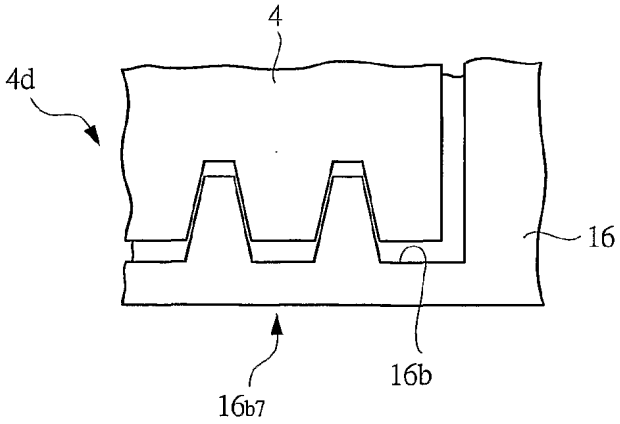


図 51

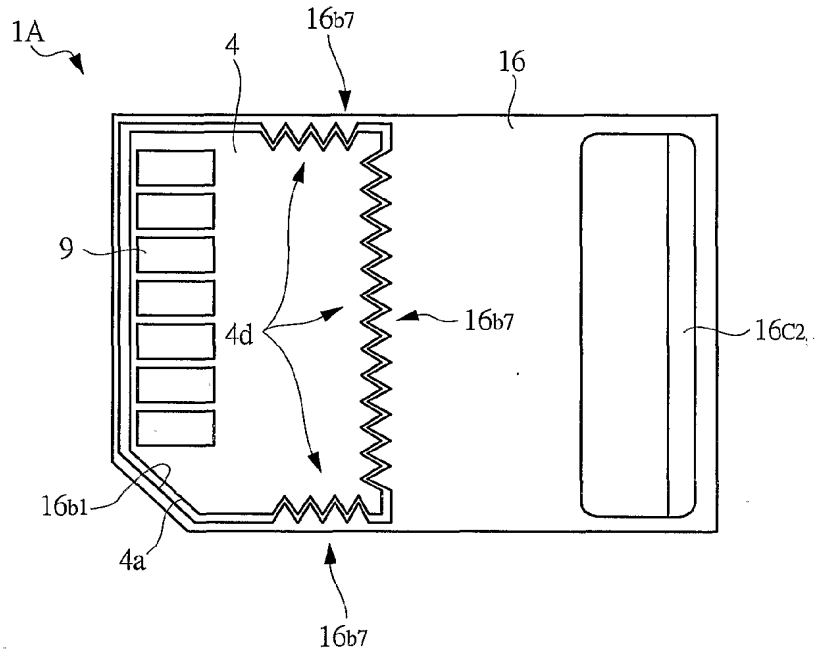


図 52

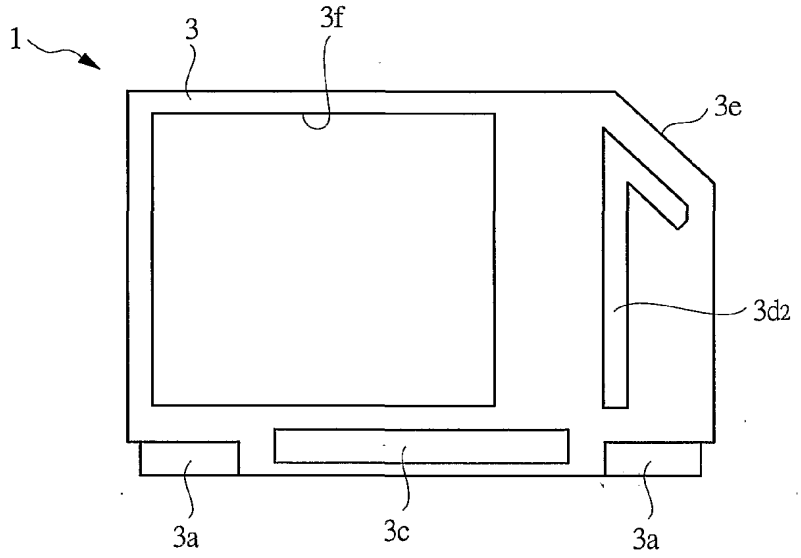

1
3
3f
3e
3d2
3a
3c
3a

図 53

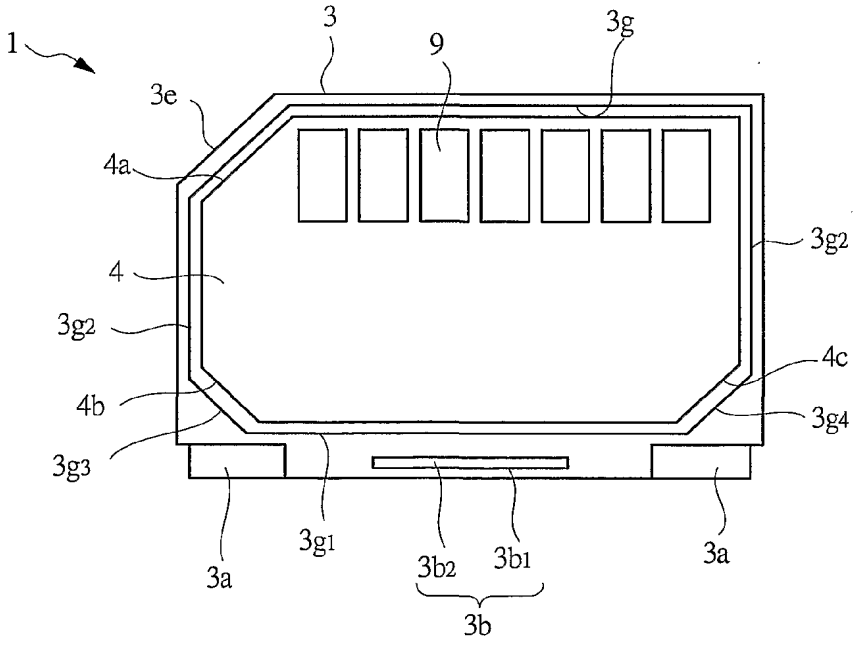

1
3
9
3g
3e
4a
3g2
4
3g2
4c
4b
3g4
3g3
3a
3g1
3b2
3b1
3a
3b

図 54

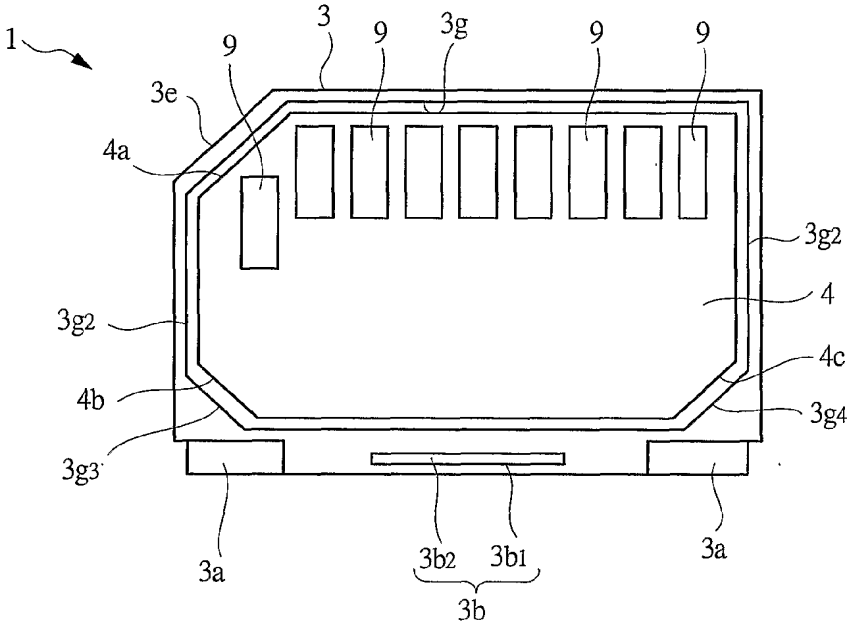

1
3
9
9
3g
9
9
3e
4a
3g2
4
3g2
4c
4b
3g4
3g3
3a
3b2
3b1
3a
3b

図 55

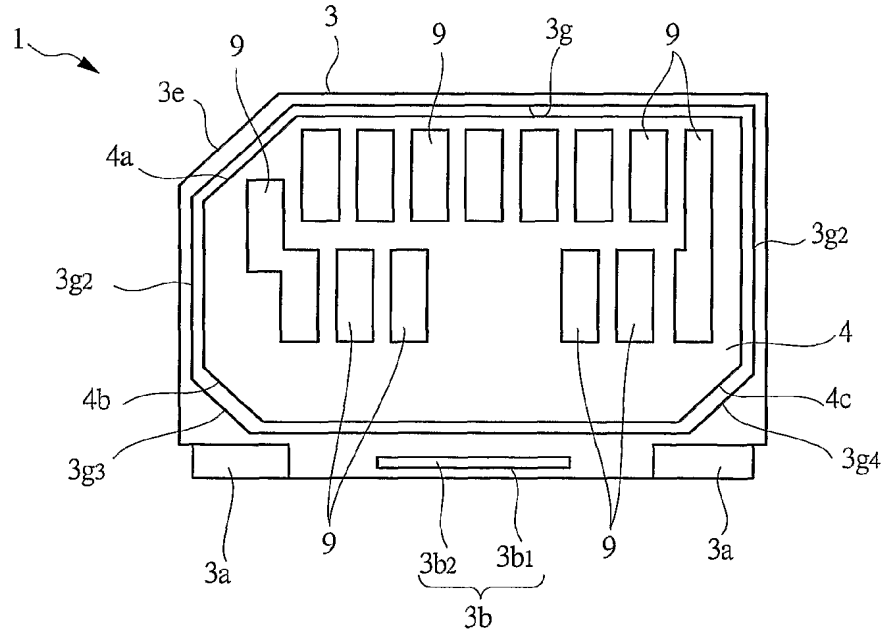

1
3
9
9
3g
9
3e
4a
3g2
3g2
4
4b
4c
3g3
3g4
9
9
3a
3b2
3b1
3a
3b

図 56

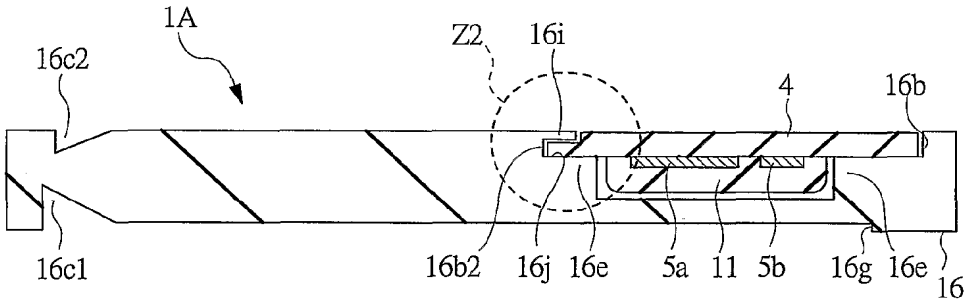
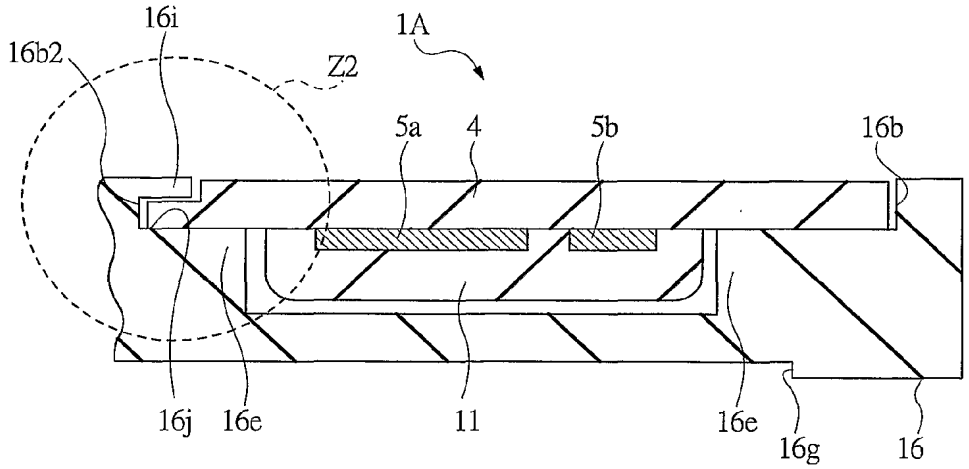

1A
16c2
Z2
16i
4
16b
16c1
16b2
16j
16e
5a
11
5b
16g
16e
16

図 57


16i
16b2
1A
Z2
5a
4
5b
16b
16j
16e
11
16e
16g
16

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP01/11640

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl[7] G06K17/00, G06K19/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl[7] B42D15/10, G06K17/00, G06K19/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2002
Kokai Jitsuyo Shinan Koho	1971-2002	Jitsuyo Shinan Toroku Koho	1996-2002

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2000-11130 A (Toshiba Corp.), 14 January, 2000 (14.01.00), Full text; all drawings & TW 407364 B	18-19,41-43 1-2,4,7-13, 16-17,23-31, 37-40,45-48 5-6,14-15, 32-36,44
X Y	JP 10-95031 A (Dainippon Printing Co., Ltd.), 14 April, 1998 (14.04.98), Full text; all drawings (Family: none)	20-22 23
Y	JP 2000-148953 A (Hitachi, Ltd.), 30 May, 2000 (30.05.00), Par. No. [0011]; Fig. 2 (Family: none)	24-31,37-40, 45-48

[X] Further documents are listed in the continuation of Box C. [ ] See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier document but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search 19 April, 2002 (19.04.02)	Date of mailing of the international search report 14 May, 2002 (14.05.02)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

Form PCT/ISA/210 (second sheet) (July 1998)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP01/11640

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 6-318390 A (Toshiba Corp.), 15 November, 1994 (15.11.94), Full text; all drawings (Family: none)	1-2,4,7-13, 16-17,23
P,X	JP 2001-297307 A (Sony Corp.), 26 October, 2001 (26.10.01), Full text; all drawings (Family: none)	1-2,4,7-12, 16-17
P,A	JP 2001-184475 A (Hitachi, Ltd.), 06 July, 2001 (06.07.01), Full text; all drawings (Family: none)	18-19,24-31, 37-40,45-48

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP01/11640

Box I Observations where certain claims were found unsearchable (Continuation of item 1 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☒ Claims Nos.: 3
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:
The passage "the size one third of the thickness of a fitting portion having a projection in cross section is equal to or larger than the depth from the case body of the portion corresponding to the fitting portion" does not match the corresponding passage on pages 8, 9 of the description of the international application, and the invention is not clear.

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box II Observations where unity of invention is lacking (Continuation of item 2 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.

2. ☐ As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.

3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

☐ The additional search fees were accompanied by the applicant's protest.

☐ No protest accompanied the payment of additional search fees.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ０１／１１６４０

A.　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Ｉｎｔ．Ｃｌ．[7]　Ｇ０６Ｋ１７／００，Ｇ０６Ｋ１９／００

B.　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Ｉｎｔ．Ｃｌ．[7]　Ｂ４２Ｄ１５／１０，Ｇ０６Ｋ１７／００，Ｇ０６Ｋ１９／００

最小限資料以外の資料で調査を行った分野に含まれるもの
日本国実用新案公報　１９２２－１９９６年
日本国公開実用新案公報　１９７１－２００２年
日本国登録実用新案公報　１９９４－２００２年
日本国実用新案登録公報　１９９６－２００２年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C.　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
X Y	ＪＰ　２０００－１１１３０　Ａ（株式会社東芝） ２０００．０１．１４，全文，全図 ＆　ＴＷ　４０７３６４　Ｂ	18-19, 41-43 1-2, 4, 7-13, 16-17, 23-31, 37-40, 45-48
A		5-6, 14-15, 32-36, 44

☒ Ｃ欄の続きにも文献が列挙されている。　☐ パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
１９．０４．０２	14.05.02

国際調査機関の名称及びあて先	特許庁審査官（権限のある職員）		
日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	奥村 元宏	５Ｎ	２９４５
	電話番号　０３－３５８１－１１０１　内線　６８４１		

様式ＰＣＴ／ＩＳＡ／２１０（第２ページ）（１９９８年７月）

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
Ｘ Ｙ	ＪＰ　１０－９５０３１　Ａ（大日本印刷株式会社） １９９８．０４．１４，全文，全図 （ファミリーなし）	20-22 23
Ｙ	ＪＰ　２０００－１４８９５３　Ａ（株式会社日立製作所） ２０００．０５．３０，段落番号【００１１】，第２図 （ファミリーなし）	24-31, 37-40, 45-48
Ｙ	ＪＰ　６－３１８３９０　Ａ（株式会社東芝） １９９４．１１．１５，全文，全図 （ファミリーなし）	1-2, 4, 7-13, 16-17, 23
ＰＸ	ＪＰ　２００１－２９７３０７　Ａ（ソニー株式会社） ２００１．１０．２６，全文，全図 （ファミリーなし）	1-2, 4, 7-12, 16-17
ＰＡ	ＪＰ　２００１－１８４４７５　Ａ（株式会社日立製作所） ２００１．０７．０６，全文，全図 （ファミリーなし）	18-19, 24-31, 37-40, 45-48

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ０１／１１６４０

第Ⅰ欄　請求の範囲の一部の調査ができないときの意見（第１ページの２の続き）

法第８条第３項（ＰＣＴ１７条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求の範囲 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、

2. ☒ 請求の範囲 ３ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
請求の範囲３の「断面凸状の装着部の厚さの３分の１の寸法は、断面凸状の装着部においてケース本体からの窪み寸法と同等またはそれよりも大きい」という記載は、明細書の第８－９頁の記載と整合しておらず不明確である。

3. ☐ 請求の範囲 _____ は、従属請求の範囲であってＰＣＴ規則6.4(a)の第２文及び第３文の規定に従って記載されていない。

第Ⅱ欄　発明の単一性が欠如しているときの意見（第１ページの３の続き）

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。

2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。

3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。

4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

追加調査手数料の異議の申立てに関する注意

☐ 追加調査手数料の納付と共に出願人から異議申立てがあった。

☐ 追加調査手数料の納付と共に出願人から異議申立てがなかった。